

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Masayuki Katakura

Art Unit: N/A

Application No.: Not Yet Assigned

Filed: April 15, 2004

For: SINE WAVE GENERATION CIRCUIT

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

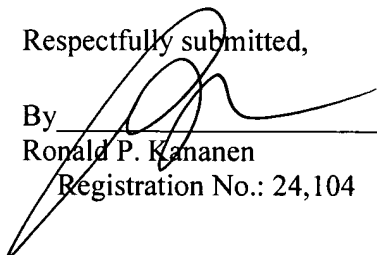
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	P2003-125583	April 30, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: April 15, 2004

Respectfully submitted,

By 
Ronald P. Kananen
Registration No.: 24,104

Rader, Fishman & Grauer PLLC
Suite 501
1233 20th Street, N.W.
Washington, D.C. 20036
Telephone: (202) 955-3750
Facsimile: (202) 955-3751
Customer No.: 23353



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 3 0 日
Date of Application:

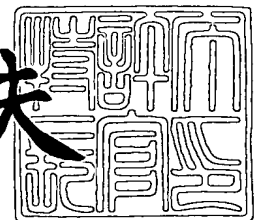
出 願 番 号 特 願 2 0 0 3 - 1 2 5 5 8 3
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 2 5 5 8 3]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 4 年 2 月 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0390038801

【提出日】 平成15年 4月30日

【あて先】 特許庁長官殿

【国際特許分類】 H03B 28/00
H04M 1/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 片倉 雅幸

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 正弦波発生回路

【特許請求の範囲】

【請求項 1】

入力されるクロック信号に同期して出力の電圧レベルをステップ状に変化させ、擬似正弦波を生成する正弦波発生回路であって、

前記クロック信号を基準として複数のパルス信号を発生させるパルス発生回路と、

前記複数のパルス信号内のビット情報の組み合わせに応じて異なる複数の係数を生成し、生成した複数の係数をさらに組み合わせたときに得られる係数列に応じて前記出力の電圧レベルをステップ状に変化させる電圧出力回路と、を有し、

前記電圧出力回路内に設けられ、前記複数の係数をそれぞれ生成する複数の係数生成回路に、1つの係数を中心に正側の係数と負側の係数が対称となる3値以上の奇数値を生成する奇数生成回路を含む

ことを特徴とする正弦波発生回路。

【請求項 2】

前記係数生成回路の個数が n (n は 2 以上の自然数) のとき、当該 n 個の前記係数生成回路に少なくとも $(n - 1)$ 個の 3 値生成回路を含む

ことを特徴とする請求項 1 に記載の正弦波発生回路。

【請求項 3】

前記複数の係数生成回路が、

前記パルス信号の制御により、正の値と負の値を交互に出力する 1 つの 2 値生成回路と、

他の前記パルス信号の制御により、基準値、当該基準値より正側の値および負側の値を繰り返し出力する $(n - 1)$ 個の 3 値生成回路と、を有し、

前記擬似正弦波の電圧変化点を通る正弦波の最大値と最小値の一方から他方未満の半周期区間で、当該最大値、最小値およびそれらの中間点を含まない $2n$ 個の等間隔点でサンプリングされた結果が前記擬似正弦波となるように、前記パルス発生回路から出力される複数のパルス信号の各ビット変化点が規定されている

ことを特徴とする請求項 2 に記載の正弦波発生回路。

【請求項 4】

前記複数の係数生成回路が、前記パルス信号の制御により、基準値、当該基準値より正側の値および負側の値を繰り返し出力する n 個の 3 値生成回路を有し、

前記擬似正弦波の電圧変化点を通る正弦波の最大値と最小値の一方から他方未満までの半周期区間で、当該最大値または最小値とそれらの中間点とを含む $2n$ 個の等間隔点でサンプリングされた結果が前記擬似正弦波となるように、前記パルス発生回路から出力される複数のパルス信号の各ビット変化点が規定されている

ことを特徴とする請求項 2 に記載の正弦波発生回路。

【請求項 5】

前記複数の係数生成回路が、前記パルス信号の制御により、基準値、当該基準値より正側の値および負側の値を繰り返し出力する n 個の 3 値生成回路を有し、

前記擬似正弦波の電圧変化点を通る正弦波の最大値と最小値の一方から他方未満までの半周期区間で、当該最大値、最小値およびそれらの中間点を含む $(2n + 1)$ 個の等間隔点でサンプリングされた結果が前記擬似正弦波となるように、前記パルス発生回路から出力される複数のパルス信号の各ビット変化点が規定されている

ことを特徴とする請求項 2 に記載の正弦波発生回路。

【請求項 6】

前記複数の係数生成回路が、

前記パルス信号の制御により、正の値と負の値を交互に出力する 1 つの 2 値生成回路と、

他の前記パルス信号の制御により、基準値、当該基準値より正側の値および負側の値を繰り返し出力する $(n - 1)$ 個の 3 値生成回路と、を有し、

前記擬似正弦波の電圧変化点を通る正弦波の最大値と最小値の一方から他方未満の半周期区間で、当該最大値と最小値の一方を含み、それらの中間点を含まない $(2n - 1)$ 個の等間隔点でサンプリングされた結果が前記擬似正弦波となるように、前記パルス発生回路から出力される複数のパルス信号の各ビット変化点

が規定されている

ことを特徴とする請求項 2 に記載の正弦波発生回路。

【請求項 7】

前記パルス発生回路が、入力される前記クロック信号を所定の時間幅だけシフトさせるシフト回路であり、

前記複数の係数生成回路が、

入力される前記クロック信号を元に、正の値と負の値を交互に出力する 1 つの 2 値生成回路と、

前記シフト回路により生成された、前記クロック信号に対し前記所定の時間幅だけ位相が遅れたクロック信号および前記所定の時間幅だけ位相が進んだクロック信号を元に、基準値、当該基準値より正側の値および負側の値を繰り返し出力する (n - 1) 個の 3 値生成回路と、を有し、

前記電圧出力回路は、前記 2 値生成回路から出力される 2 値パルス信号と、前記 3 値生成回路から出力される 3 値パルス信号とを加算することにより、前記擬似正弦波を生成する

ことを特徴とする請求項 1 に記載の正弦波発生回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力されるクロック信号に同期して出力の電圧レベルをステップ状に変化させ、擬似正弦波を生成する正弦波発生回路に関する。

【0002】

【従来の技術】

正弦波信号の発生は、種々のアナログ信号処理において非常に重要な機能である。用途や要求される精度によって多種多様な実現手段が存在する。正弦波信号の発生回路に要求性能は、基準となるデジタルのクロック信号に同期した、高精度な正弦波波形を生成することである。高精度な波形とは、クロックに対し正確な位相、低い高調波成分、正確な信号振幅を有することである。

【0003】

正弦波発生回路の構成としては、従来、タイミングを制御する 2 値パルス信号を生成し、これにより出力アンプの入力抵抗を変えて擬似正弦波を発生させる、いわゆる D/A 変換タイプの正弦波回路が知られている（たとえば、特許文献 1，2 参照）。

特許文献 1 では、抵抗ストリングの各ノードにスイッチを接続させ、そのスイッチのオン／オフのタイミングを制御している。このタイミングを制御する 2 値信号を生成する回路が、入力したクロック信号をカウントして 1/2 ずつ順次分周して出力するカウンタと、分周信号同士の論理演算によって、1 クロックパルスずつ順次シフトした孤立パルス信号を生成する回路とを有している。

特許文献 2 では、定電流源と接地電位との間に並列接続された複数の抵抗と、各抵抗に直列接続されたスイッチとを有し、このスイッチのオン／オフのタイミングを制御している。このタイミングを制御する 2 値信号を生成する回路も、基本的には、上記特許文献 1 の場合と同様であり、分周回路と N 進リングカウンタとを有する構成となっている。

【特許文献 1】

特開平 5-183341 号公報（第 1 図）

【特許文献 2】

特開平 10-209757 号公報（第 1 図）

【0004】

【発明が解決しようとする課題】

ところが、このような構成の従来の正弦波発生回路では、正弦波を細かくサンプリングしたような高精細な擬似正弦波を生成しようとした場合、正弦波のサンプリング数に応じて分周回路の分周数やカウンタの規模が増大し、或いは、孤立パルス信号を生成する論理演算回路が複雑化するという課題を抱えている。この課題は、従来の正弦波発生回路が、擬似正弦波の電圧値を決める係数（抵抗値）を生成するための制御信号を、全て 2 値のパルス信号としてデジタル信号処理により生成することに起因する。

【0005】

本発明の目的は、回路構成が簡単にでき、しかも、正弦波の 1 周期内の電圧変

化数を増やして高精細な擬似正弦波を生成しても回路規模が余り増大せず、複雑化もしない構成の正弦波発生回路を提供することにある。

【0 0 0 6】

【課題を解決するための手段】

本発明に係る正弦波発生回路は、入力されるクロック信号を基準として複数のパルス信号を発生させるパルス発生回路と、このパルス発生回路から出力される複数のパルス信号に基づいて出力の電圧レベルをステップ状に変化させる電圧出力回路と、を有している。電圧出力回路は、上記複数のパルス信号内のビット情報の組み合わせに応じて異なる複数の係数を生成し、生成した複数の係数をさらに組み合わせたときに得られる係数列に応じて、当該電圧出力回路の出力を変化させる。また、この電圧出力回路には、複数の係数をそれぞれ生成する複数の係数生成回路が設けられている。本発明では、この複数の係数生成回路が、1つの係数を中心に正側の係数と負側の係数が対称となる3値以上の奇数値を生成する奇数生成回路を含んでいる。

望ましくは、係数生成回路の個数が n （ n は2以上の自然数）のとき、当該 n 個の前記係数生成回路に少なくとも $(n-1)$ 個の3値生成回路を含んでいる。

【0 0 0 7】

このように構成される正弦波発生回路においては、パルス発生回路にクロック信号が入力されると、これを基準として複数のパルス信号が生成される。このパルス信号は、電圧出力回路内に設けられ、それぞれ複数の係数を生成する複数の係数生成回路に用いられるものであり、そのパルス信号の電圧レベルの組み合わせが、係数生成回路が生成する係数の数に応じた数となる。このため、例えば2値生成の場合、最大で2つのパルス信号が必要で、例えば3値生成の場合、最大で3つのパルス信号が必要である。2値生成回路や3値生成回路、さらに他の3値生成回路が複数ある場合、パルス発生回路から出力される複数のパルス信号は、異なる係数生成回路に共通に用いられる。

この複数のパルス信号のビット情報の組み合わせに応じて生成された複数の係数は、さらに組み合わせられることによって漸増または漸減する係数列になる。これにより電圧値がステップ状に変化する擬似正弦波が、当該電圧出力回路から出

力される。係数生成回路数を n とすると、生成された擬似正弦波の半周期の電圧変化数は例えば $(n \pm 1)$ となる。用いるパルス信号が少なくても、係数生成回路数 n を増やせば、係数列の細かさ、ひいては擬似正弦波の 1 周期内の電圧変化点数が増大する。

【0008】

【発明の実施の形態】

以下、本発明に係る正弦波発生回路の実施の形態を、図面を参照して説明する。

【0009】

[第1の実施の形態]

図1に、第1の実施の形態に係る正弦波発生回路の一構成例を示す。

この正弦波発生回路1は、複数のパルス信号 $S_1, S_2, S_3, \dots, S_n$ を発生させるパルス発生回路2と、この複数のパルス信号内のビット情報の組み合わせに応じて異なる複数の係数を生成し、生成した複数の係数をさらに組み合わせたときに得られる係数列に応じて、出力 v_{out} の電圧レベルをステップ状に変化させる電圧出力回路3と、を有する。

【0010】

本発明における電圧出力回路は、 n 回路の係数生成回路を有し、その n 個の係数生成回路の中に3値以上の奇数値を生成する奇数生成回路を $(n-1)$ 個有する。ここで、奇数値は、5値、7値、…であっても良いが、これらは3値生成回路（あるいは、3値生成回路と2値生成回路の組み合わせ）によって構成できる。

以下の実施の形態の説明では、奇数生成回路が、その基本である3値生成回路であるとして説明する。また、各係数生成回路が、複数の係数を切り替える切換回路であることを前提としている。なお、係数生成回路の他の構成としては、パルス信号を通すことによって係数を加重する構成でも良い。この構成は、後述の他の実施の形態で述べる。

【0011】

ここで n が2以上の時、1つの切換回路が2値もしくは3値を出力し、残りの

($n-1$) の切換回路が 3 値を出力する。

図 1 に示す構成例における電圧出力回路 3 は、1 つの 2 値の第 1 の切換回路 SW1 と、($n-1$) 個の 3 値の第 2 の切換回路 SW2, SW3, ..., SW n と、これらの出力 $v_1 \sim v_n$ を加算する加算器 4 とを有する。2 値を選択する第 1 の切換回路 SW1 が本発明の“2 値生成回路”の一実施の形態を構成し、3 値を選択する第 2 ～第 n の切換回路 SW2, SW3, ..., SW n が本発明の“3 値生成回路”の一実施の形態を構成する。

第 1 の切換回路 SW1 は a_1 、 $-a_1$ の 2 値を切り替えて出力 v_1 を生成する。他の ($n-1$) 個の切換回路 SW i ($i=2, 3, \dots, n$) は、 a_i 、0、 $-a_i$ の 3 値を切り替えて出力 v_i を生成する。各切換回路 SW1 ～SW n は、パルス信号 $S_1 \sim S_n$ を生成するパルス発生回路 2 により制御される。パルス発生回路 2 は、求める擬似正弦波の周波数 f_{\sin} の $2m$ 倍の周波数を有するクロック信号 CLK を基準に、パルス信号 $S_1 \sim S_n$ を発生させ、各切換回路に供給する。

【0012】

図 2 (A) ～図 2 (C) に、最も簡単な例として $n=2$ の場合の正弦波発生回路の波形を示す。図 2 (B) は 2 値を切り換える第 1 の切換回路 SW1 の出力 v_1 の波形図、図 2 (C) は 3 値を切り換える第 2 の切換回路 SW2 の出力 v_2 の波形図である。

第 1 の切換回路 SW1 は、図 2 (B) に示すように、「 a_1 」と「 $-a_1$ 」の 2 値の矩形波を出力する。第 2 の切換回路 SW2 は、図 2 (C) に示すように、1 周期中に $1/4$ 周期の間隔をおいた 2 度の $1/4$ 周期の期間に「0」を出力し、その間の $1/4$ 周期の一方で「 a_2 」を出力し、他の $1/4$ 周期に「 $-a_2$ 」を出力する。その結果、加算器 4 の出力 v_{out} は、図 2 (A) のような 4 値を有する階段波となる。

【0013】

つぎに、より正弦波に近い信号を生成するには、係数 a_1 、 a_2 の値を幾つにすればよいかを検討する。より正弦波に近い信号とは、当然のことであるが、サンプリング理論によって正弦波をサンプリングしたものである。図 2 (A) では

、加算器 4 から出力された階段波が 1 次ホールドによる正弦波 $\sin \omega t$ のサンプリング結果となっている場合を示している。ここでは、このために係数 a_1 、 a_2 の値がどのような相対的な大きさを有すればよいか求める。

図 2 (A) に示す例では、1 周期に対して 8 点のサンプリングが成されたと考えることが出来る。最大値の時間 t_y に対してサンプリング点が対称となるため、即ち t_y の時間軸からの距離が同じサンプリング点の対が同じ値を持つために、サンプリング点は正弦波の基準時間 t_x に対して $1/16$ 周期ずれている。最大値の時間 t_y に対してサンプリング点が対称となることは正弦波形状にとつては当然であるが、これにより矩形波の加算による擬似正弦波が容易に生成できる。ここでは時間 t_0 と t_3 、時間 t_1 と t_2 、時間 t_4 と t_7 、時間 t_5 と t_6 は、それぞれ同じ値（電圧レベル）を有する。

以上より、より正弦波に近いサンプリング点生成のためには、 a_1 は $\sin(\pi/8) \div 0.383$ であり、 $a_1 + a_2$ は $\sin(3\pi/8) \div 0.924$ であり、 $a_1 \div 0.383$ 、 $a_2 \div 0.541$ ということになる。

【0014】

図 3 (A) ～図 3 (D) に、3 値の切換回路を 1 つ増やして $n=3$ とした場合の正弦波発生回路の波形を示す。図 3 (B) は 2 値を切り換える第 1 の切換回路 SW1 の出力 v_1 の波形図、図 3 (C) と図 3 (D) は 3 値を切り換える第 2 の切換回路 SW2、SW3 の出力 v_2 と v_3 の各波形図である。

第 1 の切換回路 SW1 は、図 3 (B) に示すように、「 a_1 」と「 $-a_1$ 」の 2 値の矩形波を出力する。第 2 の切換回路 SW2 は、図 3 (C) に示すように、1 周期中に $1/3$ 周期の間隔をおいた 2 度の $1/6$ 周期の期間に「0」を出力し、その間の $1/3$ 周期の一方で「 a_2 」を出力し、他の $1/3$ 周期に「 $-a_2$ 」を出力する。切換回路 SW3 は、図 3 (D) に示すように、1 周期中に $1/6$ 周期の間隔をおいた 2 度の $1/3$ 周期の期間に「0」を出力し、その間の $1/6$ 周期の一方で「 a_2 」を出力し、他の $1/6$ 周期に「 $-a_2$ 」を出力する。その結果、加算器 4 の出力 v_{out} は、図 3 (A) のような 4 値を有する階段波となる。

【0015】

$n = 4$ 以上の場合も、同様にして 3 値切換回路の制御タイミングが類推できる。

これを一般化すると、「切換回路の個数が n の場合、3 値切換回路 SW_k ($k = 2 \sim n$) は、各周期で、 $1 / \{n(k-1)\}$ 周期の間隔をおいた 2 度の $1 / \{2n(k-1)\}$ 周期の期間に「0」を出力し、それらの間の 2 つの $1 / \{n(k-1)\}$ 周期の一方で「 a_k 」を出力し、他方で「 $-a_k$ 」を出力する」となる。

なお、全ての矩形波は同じ周期を有し、同位相である。

【0016】

このような矩形波の生成を制御するパルス信号 $S_1 \sim S_n$ は、矩形波と同じ 2 値または 3 値のパルスでも良いが、一般には、そのような多値パルスの生成は煩わしい。そこで、より望ましくは、3 値の切換回路 $SW_2 \sim SW_n$ を 2 入力制御の構成として、2 つの 2 値パルスにより制御する。即ち、第 1 のパルス信号 S_{iA} ($i = 2 \sim n$) により「 a_i 」と「 $-a_i$ 」を切り換えるようにして、第 2 のパルス信号 S_{iB} がアクティブとなったときはスイッチを強制的に「0」に入れ、非アクティブのときは「ドントケア」として第 1 のパルス信号によるスイッチングを規制しないように、3 値切換回路を構成させる。

【0017】

このようにすると、例えば図 3 (B) ~ 図 3 (D) のようなスイッチング動作を、図 4 (A) ~ 4 (C) に示す 3 種類の 2 値パルス信号で制御できる。

図 4 (A) に示す $1/2$ 周期で切り替わるパルス信号を、2 値の切換回路 SW_1 を駆動する信号 S_1 、および、3 値切換回路 SW_i を駆動する第 1 のパルス信号 S_{iA} として、全ての切換回路に供給する。同時に、図 3 (C), 図 3 (D) に示すタイミングでスイッチングする 3 値の切換回路 SW_2, SW_3 に対し、それぞれ図 4 (B), 図 4 (C) に示すように、当該切換回路が「0」にスイッチングするときのみ「H」となり、その他の期間では「ドントケア」となる第 2 のパルス信号 S_{iB} を供給する。

これにより、パルス発生回路 2 を、簡単な分周とシフトの機能を有するロジック回路から構成できる。

【0 0 1 8】

つぎに、出力信号 v_{out} の性質について考える。

仮に出力信号 v_{out} が図 5 に示すような波形のように、正弦波を 8 倍の周波数のパルスによりサンプリングしたものであれば、そのスペクトラムは図 6 (A) に示すようなものとなる。基本周波数 f 、サンプリング周波数 $f_s (= 8 f)$ の基本波及びその高調波から f 離れたところにスペクトルが立つ。図 6 (A) では $7 f$ と $9 f$ にスペクトルが立っている。矩形波には偶数次高調波 (2 次, 4 次, ...) が無いが、奇数次 (3 次, 5 次, ...) に強い高調波を持つのに対し、この信号は 3 次、5 次が完全になく、7 次と 9 次を高調波を持っている。高調波の強度は完全なサンプリングであれば、図 6 (A) に示すように基本波の強度と同じとなる。

ところが、実際の出力信号 v_{out} は完全なサンプリングによる波形ではなく、それを一次ホールドした階段波である。その時の高調波成分は、よく知られているアパーチャ効果による減衰 (Sinx/x) が加わり、図 6 (B) に示すようなスペクトルとなる。7 次は約 17 dB 減衰し、9 次は約 19 dB 減衰する。7 次や 9 次は基本波からかなり離れているので簡単なローパスフィルタでかなり減衰させることができる。従って容易に 1 % 程度の高調波歪み率の正弦波を生成することができる。

【0 0 1 9】

つぎに、切換回路数 $n = 4$ の場合を考えてみる。

この場合に出力信号 v_{out} は 8 値のレベルを有する階段波となり、16 倍の周波数によりサンプリングされた信号と等価になる。したがって切換回路数 $n = 2$ の例からの類推により、そのスペクトラムは容易に求まる。

図 7 に、そのスペクトルを示す。高調波は 15 次と 17 次に表れ、その大きさは基本波に対し各々 -23.6 dB 、 -24.7 dB の大きさとなる。高調波の大きさは約半分となり、かつ周波数が約 2 倍となる。したがって簡単なローパスフィルタでも、より一層減衰することから、0.1 % 程度の高調波歪みは極めて容易に達成することができる。

同様に切換回路数 $n = 8$ の場合に得られる 16 値のレベルを有する出力信号 v

out は、32 倍の周波数でサンプリングされた信号と等価になり、高調波は 31 次と 33 次に表れる。したがって、その高調波の抑制がより容易になり、高調波歪み率が 0.01% あるいはそれ以下の擬似正弦波が生成できる。

【0020】

本実施の形態において、サンプリング点の取り方は図 2 (A) および図 3 (A) に限定されない。以下、サンプリングの他の態様について、最も簡単な 4 値出力の場合を例に説明する。

まず、前記したように第 1 の切換回路 SW1 は 2 値切換型に限らず、3 値切換型とすることができる。その違いに関し、図 2 (A) が示す正弦波のサンプリングにおいて、ゼロをサンプリングするかどうかで、第 1 の切換回路 SW1 を 2 値切換型とするか 3 値切換型とするかが決められる。正弦波のサンプリングである以上、サンプリングされた値が正負対称でなければならない。また、最大値となるサンプリング点を除き、同じサンプリング値が 1 周期の中で 2 度用いられなければならない。このことは図 2 (A) において、サンプリング点が次の条件を満たす必要があることを意味する。第 1 に、x 軸 ($y = 0$) を対称軸として、出力値 (等価サンプリング値) は対称でなければならない。第 2 に、最大値の時間 (図 2 (A) に示す t_y) を対称軸としてサンプリング時間が対称でなければならない。

【0021】

以上の性質から、少なくとも $(n - 1)$ 個の切換回路による正弦波のサンプリング条件を考える。

図 8 ~ 図 10 に、本実施の形態で取りうるサンプリング点の態様を模式的に示す。図 8, 図 9 および図 10 は、半周期で取りうるサンプリング点が異なり、それぞれ $3 (= 2n - 1)$ 点、 $4 (= 2n)$ 点および $5 (= 2n + 1)$ 点の場合である。また、図 8 ~ 図 10 に示すサンプリング点の取り方を適用した場合に、2 つの切換回路から出力される矩形波を、サンプリング点を元に描くと、図 11 ~ 図 13 のようになる。

【0022】

まずサンプリングは、半周期について最少 3 点でなければならない。2 点のサ

ンプリングは矩形波そのものであり意味がない。図 8 に示すように、3 点のサンプリングでは 2 つのサンプリングの選択肢がある。サンプリング 3 A (白丸) は a 、 0 、 $-a$ を出力すればよいので、3 値出力の切換回路 1 つのみで実現可能である。一方、サンプリング 3 B (黒丸) を選ぶと、 0 を含まない 4 値を必要とするので、図 11 (B) および図 11 (C) に示すように、2 値出力の切換回路と 3 値出力の切換回路の 2 つを必要とする。なお、図 11 (A) に示す半周期区間は半开区間なので、最大値と最大値の一方は隣の半周期区間に属するため、このサンプリング 3 B の場合も半周期のサンプリング点は 3 点である。

サンプリング周波数はどちらの方法でも 6 倍の周波数である。サンプリング 3 A と 3 B を、用いる切換回路数の少なさで比較するとサンプリング 3 A が優れており、サンプリング 3 B を選ぶ理由は積極的には無い。ところが、 $n=2$ の場合に 3 出力の切換回路 1 つだけしか使用しないというのは現実的でなく、もう 1 つの切換回路を 3 出力とする選択肢がある。これが、図 10 および図 13 に示すサンプリング数 5 点の場合 (サンプリング 5) である。

以上のサンプリング数が 3 点と 5 点の場合は、その数が 2 のべき乗とならない。

【0023】

つぎに、サンプリング数が 2 のべき乗である半周期 4 点サンプリングを考える。

4 点サンプリングにも図 9 に示すように 2 つの選択肢がある。サンプリング 4 A (白丸) は、ゼロクロス及び最大値または最小値を等価サンプリング点として選んでおらず、サンプリング 4 B (黒丸) は選んでいる。その結果、サンプリング 4 A では、 0 を含まない 4 値を出力する。これは、前述した図 2 の場合そのものであり、図 2 (B) および図 2 (3) に示すように、2 値出力の切換回路と、3 値出力の切換回路の 2 つの切換回路により実現することが出来る。他方、サンプリング 4 B は 0 を含む 5 値出力を必要とする。この場合も、そのうち最大値または最小値の何れか一方が隣の半周期に属するため半周期 4 点サンプリングとなる。そのためには、図 12 (B) および図 12 (C) に示すように、2 つの 3 値出力の切換回路が必要である。このサンプリング 4 B は、同じように 2 つの 3 値

出力の切換回路を用いるサンプリング 5 に比べサンプリング効率が悪く、これを選ぶ理由は積極的には無い。

【0024】

以上より拡張して類推し、生成正弦波の 1 周期において $2m$ 点の等価サンプリング動作をする場合の一般解を考える。

m が 2 のべき乗の場合、サンプリングは 0 と最大値または最小値を含まないサンプリングポイントを選ぶ第 1 の選択肢（サンプリング 4 A を含むグループ）と、0 と最大値または最小値とを含む第 2 の選択肢（サンプリング 4 B を含むグループ）があり、第 1 の選択肢は、第 1 の切換回路のみ 2 値出力ですみ、第 2 の選択肢はすべての切換手段に 3 値出力が必要とされる。サンプリング周波数（ $= 2mf$ ）は、切換回路数を n とすると $4nf$ 、即ち $m = 2n$ である。一般的には第 1 の選択肢が実現手段として優れている。

【0025】

m が 2 のべき乗でない場合、即ち公約数に奇数を含む場合、サンプリングは 0 を含み、最大値および最小値を含まないサンプリングポイントを選ぶ第 1 の選択肢（サンプリング 5 を含むグループ）と、0 を含まず最大値または最小値を含むサンプリングポイントを選ぶ第 2 の選択肢（サンプリング 3 B を含むグループ）がある。第 1 の選択肢は、全て 3 値出力の切換回路が必要である。第 2 の選択肢では、第 1 の切換回路のみ 2 値出力で、他の切換回路が全て 3 値出力となる。従って半周期のサンプル数 m と切換回路数 n との関係は、第 1 の選択肢の場合 $m = 2n + 1$ 、第 2 の選択肢の場合 $m = 2n - 1$ となる。やはり一般的には第 1 の選択肢が実現手段として優れている。

【0026】

図 1 に示す正弦波発生回路 1 によれば、3 値以上の奇数値（例えば 3 値）の切換回路を n 個、或いは、奇数値の切換回路 $(n - 1)$ 個と 2 値の切換回路 1 個とを電圧発生回路 3 内に有することから、半周期で最大 $(2n + 1)$ 個、最低でも $2n$ 個の係数を生成し、これに応じて電圧レベルが変化する擬似正弦波を生成できるため、細度が高い擬似正弦波を効率よく生成できる。また、奇数値の切換回路を用いるため、正の電圧レベルを決める係数と負の電圧レベルを係数が対照に

生成でき、位相ずれも起こしにくい。その制御のためのパルス信号はクロック信号に対し簡単な分周とシフトを施して生成した2値パルスで済み、しかも、係数生成の効率が低いこととの関係で、同じ細度の擬似正弦波を生成するためのパルス信号数も少なく済むことから、パルス発生回路2の負担が小さい。

このように、正弦波発生回路に奇数値の切換回路を用いることは種々の利点をもたらす。

【0027】

つぎに、図1に示す正弦波発生回路が極めてシンプルな回路によって実現可能なことを示す。正確な a 、 0 、 $-a$ の3値を表現する最も適した方法は、切換回路に電流スイッチを使うことである。

図14に、電流スイッチ回路（切換回路）の第1の構成例を示す。

電源電圧 V_{cc} の供給線と接地電位 GND の供給線との間にトランジスタ Q_2 と一定電流 I_{ai} を流す定電流源とが直列接続されている。トランジスタ Q_2 と定電流源との接続中点と正の出力端子 I_{op} との間にトランジスタ Q_1 と Q_3 が直列接続され、さらに、このトランジスタ Q_1 と Q_3 との接続中点と負の出力端子 I_{on} との間にトランジスタ Q_4 が接続されている。トランジスタ Q_3 と Q_4 のベース間に、前記パルス信号 $S_2 \sim S_n$ の何れかのビット情報として電圧 V_{sp} が印加され、トランジスタ Q_1 と Q_2 のベース間に他のビット情報として電圧 V_{so} が印加される。

【0028】

このような構成の電流スイッチ回路においては、電流 I_{ai} を流す定電流源にトランジスタ Q_1 と Q_2 及び Q_3 、 Q_4 の2組の電流スイッチが縦積みになされて、正の出力端子 I_{op} と負の出力端子 I_{on} への電流を制御している。

トランジスタ Q_1 と Q_2 からなる第1の電流スイッチは、電流 I_{ai} を正または負の出力端子に電流を流すか否かを電圧 V_{so} によって制御する。このときトランジスタ Q_1 がオンする場合は、電流 I_{ai} が正または負の出力端子 I_{op} または I_{on} に出力され、トランジスタ Q_2 がオンする場合は、何れの出力端子に電流供給が行われなため「0」出力となる。

一方、トランジスタ Q_3 と Q_4 からなる第2の電流スイッチは、正または負の

出力端子のどちらに電流を流すかを電圧 V_{op} によって制御している。このときトランジスタ $Q3$ がオンする場合は、電流 I_{ai} が正の出力端子 I_{op} に出力されて「a」出力側への切換がなされ、トランジスタ $Q4$ がオンする場合は、電流 I_{ai} が負の出力端子 I_{on} に出力されて「-a」側への切換となる。

この回路は、出力端子に流れる一定電流 I_{ai} に加重される係数「a」または「-a」の経路の選択、および、当該電流を流さないことによる「0」の切換動作を電流スイッチによって行うことにより、シンプルで正確な3値出力の切換回路を実現することが出来る。

【0029】

図15に、電流スイッチ回路の第2の構成例を示す。また、この回路の制御信号の波形図を図16に示す。

この回路において、トランジスタ $Q3$ と $Q4$ の共通エミッタを直接、電流 I_{ai} を流す定電流源に接続させ、その接続中点と電源電圧 V_{cc} の供給線との間に1つのトランジスタ $Q1$ を接続させている。電流 I_{ai} の電流路の切換はトランジスタ $Q1$ 、 $Q2$ 、 $Q3$ のベース電圧 V_{sg} 、 V_{s+} 、 V_{s-} によってなされる。これら3つの電圧の一つのみを「H」とすることにより電流路を決める。この回路の特長は、縦積みのトランジスタ数が少ないために低電圧動作に適している。

電圧 V_{sg} 、 V_{s+} 、 V_{s-} を通常の2値の論理で制御しようとするすると前段のパルス発生回路が、図14に示す第1の構成の場合に比べて複雑化するが、電圧 V_{sg} 、 V_{s+} 、 V_{s-} のレベルをシフトすることにより前段のパルス発生回路を簡単にすることが出来る。すなわち、図16に示すように、電圧 V_{sg} の「H」レベルを電圧 V_{s+} 、 V_{s-} よりも高く取れば、 V_{sg} が「H」の時には V_{sg} が優先され、 V_{s+} 、 V_{s-} を「L」にしておく必要がない。

【0030】

図17は、第2の構成の電流スイッチ回路を切換回路に用いた正弦波発生回路の、より詳細な構成例を示す回路図である。この正弦波発生回路は、切換回路数 $n=4$ の場合を例示する。

第1の切換回路 $SW1$ は、図16においてトランジスタ $Q1$ を省略し2値出力

型として構成され、第2～第4の切換回路SW2～SW4が3値出力型として構成されている。4つの切換回路SW1～SW4に同一の電流 I_o が供給され、3値切換回路SW2～SW4に電源電圧 V_{cc} が供給されている。全ての切換回路において、トランジスタQ3は共通の信号 V_{s+} により制御され、トランジスタQ4は共通のパルス信号 V_{s-} により制御される。また、第2～第4の切換回路のトランジスタは共通のパルス信号 V_{sg} により制御される。これらのパルス信号 V_{s+} 、 V_{s-} および V_{sg} は、パルス発生回路2により生成される。

【0031】

全ての切換回路の出力値「 a_i 」および「 $-a_i$ 」は、それらの正および負の出力端子に接続された抵抗ラダー回路5の抵抗値により設定されている。正の各出力端子が抵抗を介して電源電圧 V_{cc} の供給線に接続され、且つ、隣接する正の出力端子と抵抗を介して接続されている。この抵抗の接続関係は、負の出力端子に対しても同様になされている。第2の切換回路SW2の正の出力端子から擬似正弦波の正の電圧 v_{out+} が出力され、第2の切換回路SW2の負の出力端子から擬似正弦波の負の電圧 v_{out-} が出力される。この出力電圧 v_{out+} と v_{out-} から構成される擬似正弦波は、たとえば1.6値を有している。先に、2つの切換回路の4値出力の場合で説明したように、サンプリング理論に基づいて、より正弦波に近い擬似正弦波が出力されるように、抵抗ラダー回路5の各抵抗値が設定されている。

なお、この抵抗ラダー回路5および上記第1～第4の切換回路SW1～SW4は、本発明の“係数発生回路”および“電圧出力回路”の実施の形態を構成する。

【0032】

電圧出力回路1の出力段に、2次のローパスフィルタ6が接続されている。このローパスフィルタ6は、擬似正弦波の正側と負側それぞれにオペアンプ7Aと、当該オペアンプの反転入力端子に直列接続されている抵抗 R_1 と、当該オペアンプの出力と反転入力端子間に接続されているフィードバック容量 C_1 と、当該オペアンプの出力と擬似正弦波の入力端子との間に接続されているフィードバック抵抗 R_2 とを有する。擬似正弦波の正側と負側の入力端子間にカットオフ容量

C2が接続され、各オペアンプの非反転入力に電圧 $V_{cc}/2$ が供給されている。

このような構成のローパスフィルタ6の2つのオペアンプ出力間から、各抵抗値や容量値に応じたフィルタ特性により高調波成分が除去された擬似正弦波が出力される。

【0033】

この正弦波発生回路に期待される歪み率を考える。

抵抗ラダーの出力での15次、及び17次高調波は、図7に示したように各々23.6dB、24.7dB減衰している。ばらつきを考え、ローパスフィルタ6のローパス特性のカットオフ周波数を出力周波数の1.5倍に取ったとすると、各高調波は更に40dB、21.2dB減衰し、各々63.6dB、66.9dB減衰した大きさとなる。したがって、理論上は0.1%の歪み率が得られる。フィルタ特性を3次にすれば理論上は0.01%の歪み率が得られることになる。

【0034】

図17に示す電流スイッチを用いた正弦波発生回路は、一定電流 I_o の経路を高速なバイポーラトランジスタによりスイッチングすることから、高精度で高速な正弦波発生用途に適している。この正弦波発生回路は、半周期8値の16倍サンプリング対応となっており、2次程度の簡単なローパスフィルタにより、0.1%の高調波歪み率は容易に実現可能である。正弦波発生回路を16値32倍サンプリング構成にするか、あるいは8値16倍サンプリングの場合でも3次以上のローパスフィルタを併用すれば0.01%以下の高調波歪み率も実現可能で、高性能な正弦波発生回路として好適なものである。

【0035】

なお、上記説明における係数は、相対的なものであり絶対値を意味するものではない。また「 a_i 」、「0」、「 $-a_i$ 」といった切換回路からの出力値もグラウンドに対する絶対値を意味するものではなく、あくまで任意の電位を基準とした相対的なものである。

【0036】

[第 2 の実施の形態]

本実施の形態は、係数生成回路を切換回路以外の構成で実現できることを示すものである。

3 値出力電圧は、2 値出力のパルスを 2 つ加算することで実現できる。図 1 8 に、この 2 値出力加算による 3 値出力を生成する場合の信号波形図を示す。

まず、図 1 8 (A) に示すデューティ比が 5 0 % の矩形波 $V_p(t)$ を前後に同一時間シフトする。これにより、図 1 8 (B) と図 1 8 (C) に示す 2 つの矩形波 $V_p(t - \Delta t)$ と $V_p(t + \Delta t)$ が生成される。この 2 つの矩形波を加算することにより、図 1 8 (D) に示すように、出力 v_{out} として 3 値出力の矩形波 $v(t)$ を生成することが出来る。

【0 0 3 7】

図 1 9 に、この方法を適用した正弦波発生回路の一部の構成を示す。

この正弦波発生回路は、図示を省略したパルス発生回路と出力回路（ローパスフィルタ）との間に、2 値生成回路 1 0 と 3 値生成回路 1 1 とからなる係数生成回路が接続されている。2 値生成回路 1 0 は、そのパルス信号 S_1 の入力端子に直列接続されたアンプ 1 0 A と、生成すべき係数に応じた値の抵抗 1 0 B とからなる。

一方、3 値生成回路 1 1 は、この 2 値生成回路 1 0 を 2 つ合わせたような構成を有する。すなわち、直列接続されたアンプ 1 1 A と、生成すべき係数に応じた値の抵抗 1 1 B とを、パルス信号 $S_2 A$ と $S_2 B$ の入力端子にそれぞれ接続させている。パルス信号 $S_2 A$ と $S_2 B$ は、2 値生成回路 1 0 に供給するパルス信号 S_1 を前後に所定時間シフトさせた信号であり、これらの信号は不図示のパルス発生回路により生成される。

【0 0 3 8】

この正弦波発生回路は、電流に係数を付加するのではなく電圧に係数を付加し、さらに 3 値生成回路を 2 つの 2 値生成回路から構成していることから、係数を付加する対象としてパルス信号をそのまま用いることができる。このため 2 値のパルス信号を生成する回路の構成が簡略化され、また、係数生成回路の構成自体も簡素であるという利点が得られる。なお、出力電圧 v_{out} を半周期 8 値、1

6 値、32 値とさらに細かな電圧レベル数としたければ、2つの2値生成回路からなる3値生成回路11の並列接続数を増やすことで実現できる。その際、各抵抗値は、出力される擬似正弦波がより正弦波に近くなるように、前述したサンプリング理論に基づいて決定される。

【0039】

[第3の実施の形態]

本実施の形態は、上記第1および第2の実施の形態の正弦波発生回路を、マスタスレーブ方式のモノリシックフィルタのカットオフ周波数の自動調整に用いる場合を説明する。

以下、背景技術としてモノリシックフィルタのカットオフ周波数の自動調整について述べ、その後、第2の実施の形態の正弦波発生回路を適用した場合を例として、本実施の形態の構成等を説明する。

【0040】

図20に、3次の低域通過LCフィルタを示す。

この回路をそのままIC上に実現することは出来ないので、例えば G_m （伝達コンダクタンス）回路を使って抵抗やインダクタンスを等価的に実現する手段が用いられる。

図21にその実施例を示す。この回路は2つの G_m を使ってインダクタンスを容量によって等価実現することからジャイレータ方式とか、伝達コンダクタンス G_m と容量 C によって構成されることから G_m - C フィルタとも呼ばれる。

図22に G_m （伝達コンダクタンス）回路の具体的な構成例を示す。

ソース共通の差動トランジスタ対 Q_+ 、 Q_- を G_m 回路として使っている。出力 OUT_+ 、 OUT_- の同相電位を決めるために同相帰還回路 $CMFB$ が備えられている。

【0041】

フィルタの最も重要な特性の一つにカットオフ周波数がある。 G_m - C フィルタにおいてカットオフ周波数は G_m と C の比で決まる。容量 C の精度は $\pm 5 \sim 30\%$ 程度である。図22に示した G_m 回路の G_m 値も通常 $\pm 20\%$ 程度のばらつきがあるし、温度依存性も大きい。したがって、単に作りつけのフィルタ回路の

カットオフ周波数は精度が極めて悪く、そのままでは用途が極めて限定的である。

【0042】

それを克服する手段の一つとして、マスタスレーブ方式のカットオフ周波数の自動調整回路がある。その概念を図23に示す。

スレーブフィルタ20は、入力信号に所望のフィルタ処理を施すことなく出力信号を生成する、本来の機能としてのフィルタである。同じ回路形式で形成されたマスタフィルタ21を持っている。マスタフィルタ21の伝達特性は、比較回路22により基準周波数と比較される。比較回路22の出力は、制御回路23を介してマスタフィルタ21が所望の周波数特性となるよう、例えばGm-CフィルタのGmを制御する。スレーブフィルタ20はマスタフィルタと同じGm回路を持ち、同じGmとなるように制御されるので、例えば容量Cがばらついたとしてもスレーブ回路も設計値と期待される所望の周波数特性となる。

【0043】

マスタフィルタ21のどの特性を基準周波数と比較するかは主に二種類の方法が用いられる。

第1の方法は、マスタフィルタ21を使い発振器を構成して、発振周波数が比較周波数と同じになる、あるいはある比の関係になるように周波数比較を行う方法である。この場合マスタフィルタ21、比較回路22および制御回路23はPLL（位相ロックループ）を構成する。

第2の方法は、マスタフィルタ21に基準周波数を入力し、マスタフィルタ21の出力位相を基準周波数と比較するように位相比較を行う方法である。特定の周波数で一定値の位相となるように、例えばGm-CフィルタのGmを制御すれば、周波数特性は所望の特性となる。周波数比較と位相比較でどちらが汎用的に使われるかといえば、位相比較がより一般的に使われる。回路構成がシンプルで、設計が容易なためである。

【0044】

図24に、位相比較によるマスタスレーブ方式を示す。

基準周波数 f_{ref} はマスタフィルタとなるバンドパスフィルタ (BPF) 3

0 と位相検波器 (PD) 3 1 の一方の入力に加えられる。バンドパスフィルタ 3 0 の出力は、位相検波器 3 1 の他方の入力に加えられる。

バンドパスフィルタ 3 0 の振幅と位相応答は、図 2 5 に示すようになる。中心周波数 f_o において入出力の位相差はゼロとなる。従ってバンドパスフィルタ 3 0 の入出力を位相比較器 3 1 で比較し、その位相差を積分して、例えばバンドパスフィルタ 3 0 の G_m を決める制御電圧または制御電流を可変すれば、定常位相差はゼロとなるように帰還がかかり、バンドパスフィルタは基準周波数 f_{ref} と等しい中心周波数 f_o となるように動作する。この制御電圧または制御電流を、出力回路 3 2 を介してスレーブフィルタにも供給すればスレーブフィルタは、容量 C や伝達コンダクタンス G_m がばらついたとしても、相対的な比が保たれる限り所望のカットオフ周波数を実現することが出来る。

【0 0 4 5】

基準周波数は、システムが有する基準のクロック周波数から作られ、その高調波成分を有すると、高調波に対して位相は大きく廻るので、バンドパスフィルタの出力信号のゼロクロスの位相を見ても正しく基本波の位相を見ることにはならない。高調波による誤差を避けるためには、バンドパスフィルタの Q を上げ高調波成分の影響の軽減を図り、或いは、基準のクロック周波数を簡単なバンドパスフィルタやローパスフィルタを予め通すことにより、高調波成分を減衰させておくということが必要である。

本実施形態の正弦波発生回路を、この基準周波数 f_{ref} の生成に用いると、簡単な回路で高調波を容易に減衰させることができるため、上記位相比較器での位相のずれによるカットオフ周波数がずれることが有効に防止できる。

【0 0 4 6】

図 2 6 は、この原理を用いた正弦波発生回路の実施例を示しており、ゲート (G 1) 1 0 A で 2 値を発生し、ゲート (G 2 と G 3) 1 1 A で等価的に 3 値を発生し、抵抗により各々の値に加重をして 4 値出力を合成している。合成された信号のスペクトルは図 7 そのものであり、出力に容量を付けるだけで 5 % 程度の高調波歪み率の正弦波が得られ、2 次のローパスフィルタを付ければ 1 % 以下の高調波歪みを達成することが出来る。

この4値出力は、マスタフィルタとなるバンドパスフィルタ30へ入力される。バンドパスフィルタ30は、オペアンプ31A～31C、抵抗R1～R5、および容量C1、C2から構成されている。

この実施例において生成した疑似正弦波は、仮想接地であるところのオペアンプ31Aの反転入力端子「-」に印加されるために、電圧ではなく周波数 f の疑似正弦波電流 I_i として入力される。 I_i はバンドパスフィルタ30を通り出力 V_o となる。出力 V_o はラッチドコンパレータ33に入力され、パルス発生回路2でも用いられた基準クロックとなる信号 V_{ref} と比較される。基準信号 V_{ref} は I_i と同じ周波数で、同位相である。また、バンドパスフィルタ30は、中心周波数が信号周波数と等しければ、入出力の位相は同相で、中心周波数が信号周波数より低いと遅れ、高いと進み位相となる。ラッチドコンパレータ33は、基準信号 V_{ref} のパルスの立ち上がりで出力 V_o が正であれば「H」を出力し、負であれば「L」を出力する。バンドパスフィルタ30の中心周波数は、それを構成する容量C1、C2または抵抗R1～R3、あるいは双方の値を変えることにより変化させることが出来る。この実施例においては、逐次比較制御回路34により、電圧 V_o と基準信号 V_{ref} の位相を判定し、逐次比較的に容量または抵抗、あるいは双方の値を変えることにより、所望の中心周波数となるように制御を行う。逐次比較出力は、スレーブフィルタへも供給され、マスタフィルタのCR値と所定の比を保つことにより、スレーブフィルタのフィルタ特性も所望のものとなる。

【0047】

図27に、位相比較の別の手段を示す。

図26の例では、パラメータCRの制御をデジタル的に逐次比較によって行っている。これに対し、図27の例では、ラッチドコンパレータではなく位相比較器35を使ってアナログ的な出力を得る。位相比較出力は電流源36Aと電流吸い込みの電流源36Bからなるチャージポンプ回路を制御し、その出力を容量C0により積分する。その出力 V_c はアナログ的に容量Cまたは抵抗R、あるいはその双方を制御する。

【0048】

以上のカットオフ周波数の自動調整回路は、その正弦波発生回路 1 が非常にシンプルな回路構成、即ち 3 つのゲート 10 A, 11 A, 11 A の出力を抵抗 10 B, 11 B, 11 B で加重する程度の回路により 1 ～数% の高調波歪み率の正弦波が得られるため、位相ズレのないマスタスレーブ方式のモノリシックフィルタのカットオフ周波数の自動調整回路が実現できている。

【0049】

[第3の実施の形態]

本実施の形態は、本発明の正弦波発生回路を角度検出装置に適用した場合を示す。

図 28 に示す角度検出装置は、これは機械軸の回転角を電氣的に検出する装置である。正弦波発生回路 1 からの擬似正弦波が回転子 40 に供給されている。回転子 40 の巻き線は、正弦波発生回路 1 による $\cos \omega t$ なる信号により駆動されている。固定子は直交した 2 つの巻き線 41 A と 41 B を備えており、各々 $\cos \omega t \cos \theta$ と $\cos \omega t \sin \theta$ を出力する。固定子からの 2 つの信号 $\cos \omega t \cos \theta$ と $\cos \omega t \sin \theta$ を元に、角度検出回路 42 からは、最終的に固定子の角度 θ が出力される。

【0050】

このような角度検出装置は検出部分はモータと同じ構造で、光や半導体磁気センサ等は備えていないためにオイルやゴミ等の汚れや、熱、振動等の厳しい環境下でも信頼性が極めて高い特長を有する。機械角 θ を精度よく検出するには、回転子巻き線を駆動する $\cos \omega t$ が低歪みで低雑音でなければならない。本実施の形態では、正弦波発生回路 1 が（特に位相の）純度が高い擬似正弦波を簡単な回路で発生するため、角度検出の精度が向上している。

【0051】

【発明の効果】

本発明の請求項 1 に係る正弦波発生回路によれば、複数のパルス信号を発生させるパルス発生回路と、この複数のパルス信号により生成した複数の係数に基づいて出力の電圧レベルをステップ状に変化させる電圧出力回路と、を有し、当該電圧出力回路内に複数の係数をそれぞれ生成する係数生成回路を複数有し、パル

ス回路から出力するパルス信号数は、係数生成回路が発生する係数の数に応じて、その電圧レベルの組み合わせが決まるため、以下の効果を奏する。

第 1 に、1 つの係数を中心に正側の係数と負側の係数が対称となる 3 値以上の奇数値を生成する奇数生成回路を含むことから、電圧の中心線を境に正側と負側の波高値が対称な正弦波に適合した係数が容易に生成され、出力される擬似正弦波の精度が高い。

第 2 に、3 値以上の奇数値を生成する奇数生成回路を含み、その出力を組み合わせさせて係数列を生成することから、位相ずれのない擬似正弦波が発生される。

第 3 に、パルス回路から出力するパルス信号は、複数の係数生成回路に共通に用いることができるので、当該パルス信号数は少なくとも済む。

第 4 に、回路規模が大きくなり、複雑でもない、また、高精細化による回路規模の増大が余りなく、複雑化もしない。より詳細に説明すると、複数の係数生成回路から生成された係数を組み合わせることにより係数列が生じ、これが擬似正弦波の細かさを決めるため、この擬似正弦波を高精細にしようとした場合、係数生成回路の数を増やすことになる。それに伴って、係数の組み合わせの仕方にもよるが、例えば、係数生成回路数を 2 倍にすると 1 周期内の電圧変化点の数が約 2 倍に増える。係数生成回路の構成は同じような回路の繰り返しであり、増えても複雑でない。むしろ、パルス発生回路の規模が大きくなりませんので、全体の回路規模は極端に増大しないし、複雑化もしない。このように、本発明に係る正弦波発生回路によれば、回路構成が簡単にでき、しかも、正弦波の 1 周期内の電圧変化数を増やして高精細な擬似正弦波を生成しても回路規模が余り増大せず、複雑化もしない正弦波発生回路を提供することが可能となる。

【 0 0 5 2 】

本発明の請求項 2 に係る正弦波発生回路によれば、パルス発生回路が発生させるパルス信号が最大でも 2 または 3 つで足り、制御信号が極めて少なく済む。また、係数生成回路も 2 値または 3 値出力であるため簡単な構成ですむが、その係数生成回路数を増やすだけで高精細な擬似正弦波を容易に発生させることができる。2 値または 3 値出力の係数生成回路自体が簡素な構成にできることに加え、この繰り返しであるため全体の回路規模が大きくなり、複雑でもない。また

、何より、パルス発生回路の回路が簡素で、擬似正弦波を高精細にしても、その規模が増大しない。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態に係る正弦波発生回路の一構成例を示す図である。

【図 2】

(A) ～ (C) は、図 1 に示す正弦波発生回路の最も簡単な例として $n = 2$ の場合での波形図である。

【図 3】

(A) ～ (D) は、図 1 に示す正弦波発生回路において、3 値の切換回路を 1 つ増やして $n = 3$ とした場合の波形図である。

【図 4】

(A) ～ (C) は、パルス発生回路が生成可能な、3 種類の 2 値パルス信号の波形図である。

【図 5】

正弦波の 8 倍の周波数のパルスによるサンプリング図である。

【図 6】

(A) と (B) は、図 5 に示すサンプリング後の周波数スペクトラムと、その一時ホールド後の周波数スペクトラムを示す図である。

【図 7】

正弦波の 16 倍の周波数のパルスによるサンプリング後の周波数スペクトラムを示す図である。

【図 8】

本実施の形態で取りうる半周期 3 点サンプリングの態様を模式的に示す図である。

【図 9】

本実施の形態で取りうる半周期 4 点サンプリングの態様を模式的に示す図である。

【図 10】

本実施の形態で取りうる半周期 5 点サンプリングの態様を模式的に示す図である。

【図 1 1】

(A) ~ (C) は、サンプリング 3 B による波形図である。

【図 1 2】

(A) ~ (C) は、サンプリング 4 B による波形図である。

【図 1 3】

(A) ~ (C) は、サンプリング 5 による波形図である。

【図 1 4】

電流スイッチ回路（切換回路）の第 1 の構成例を示す回路図である。

【図 1 5】

電流スイッチ回路の第 2 の構成例を示す回路図である。

【図 1 6】

図 1 5 に示す回路の制御信号の波形図である。

【図 1 7】

第 2 の構成の電流スイッチ回路を切換回路に用いた正弦波発生回路の、より詳細な構成例を示す回路図である。

【図 1 8】

2 値出力加算により 3 値出力を生成する場合の信号波形図である。

【図 1 9】

2 値出力加算により 3 値出力を生成する正弦波発生回路の一部の構成図である。

【図 2 0】

3 次の低域通過 LC フィルタの回路例を示す図である。

【図 2 1】

Gm-C フィルタの回路図である。

【図 2 2】

Gm（伝達コンダクタンス）回路の構成例を示す回路図である。

【図 2 3】

マスタスレーブ方式のカットオフ周波数の自動調整回路の一般的なブロック図である。

【図 2 4】

位相比較によるマスタスレーブ方式のカットオフ周波数の自動調整回路の一般的なブロック図である。

【図 2 5】

バンドパスフィルタの振幅と位相応答の特性図である。

【図 2 6】

本発明の第 2 の実施形態に係る、位相比較によるマスタスレーブ方式のカットオフ周波数の自動調整回路の構成図である。

【図 2 7】

位相比較の別の手段を示す図である。

【図 2 8】

本発明の第 3 の実施の形態に係る角度検出装置の構成図である。

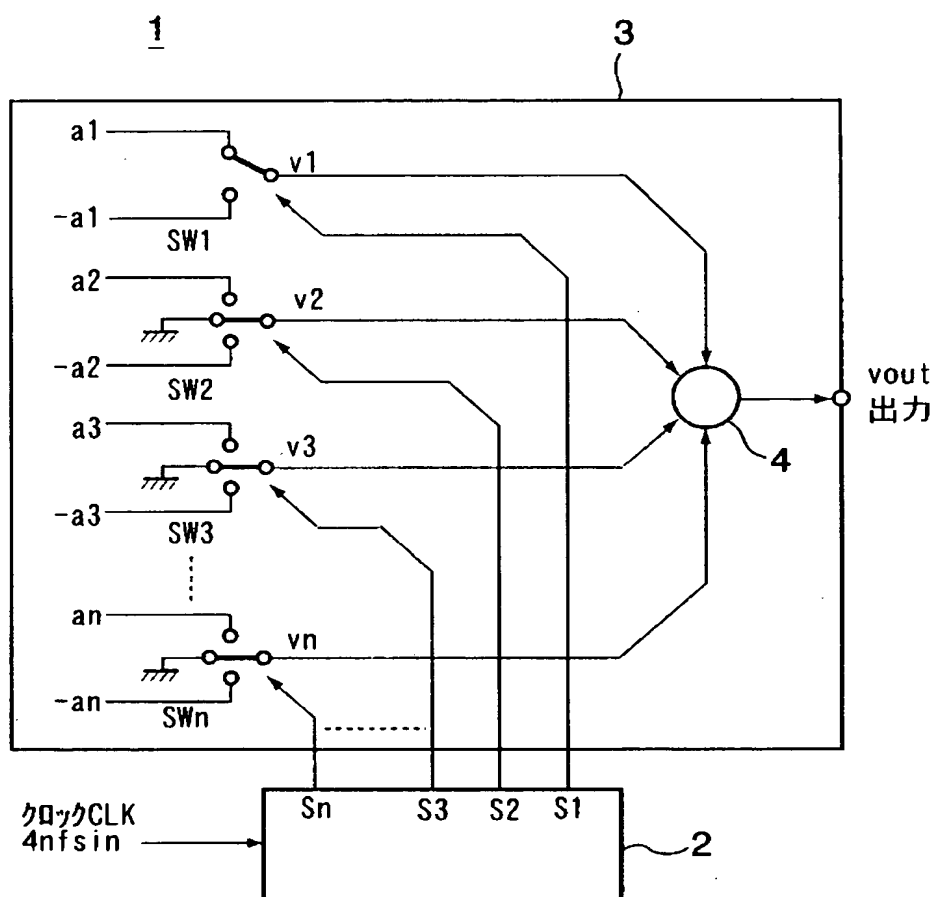
【符号の説明】

1…正弦波発生回路、2…パルス発生回路、3…電圧出力回路、4…加算器、5…抵抗ラダー回路、6…ローパスフィルタ、SW…切換回路

【書類名】

図面

【図 1】

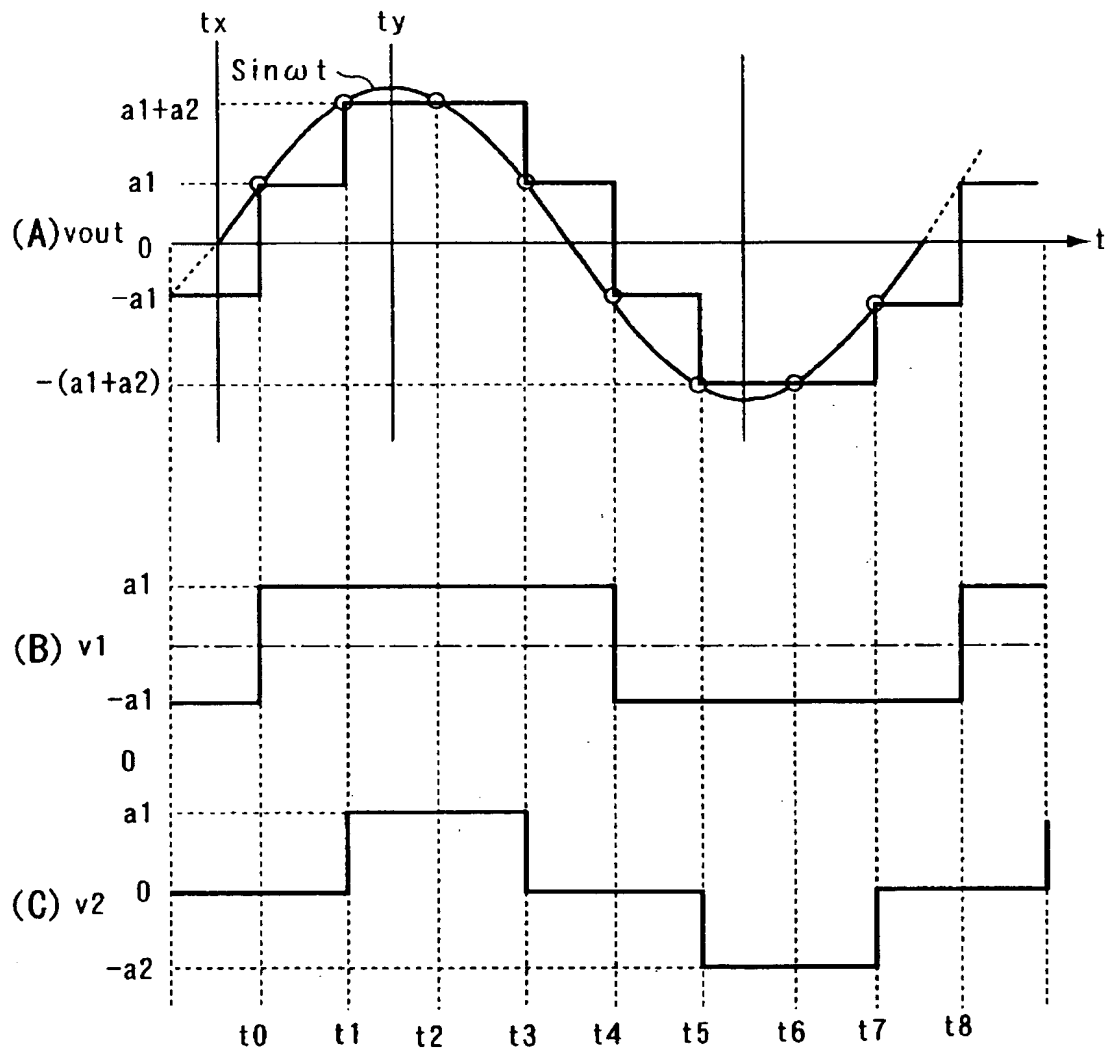


1 正弦波発生回路

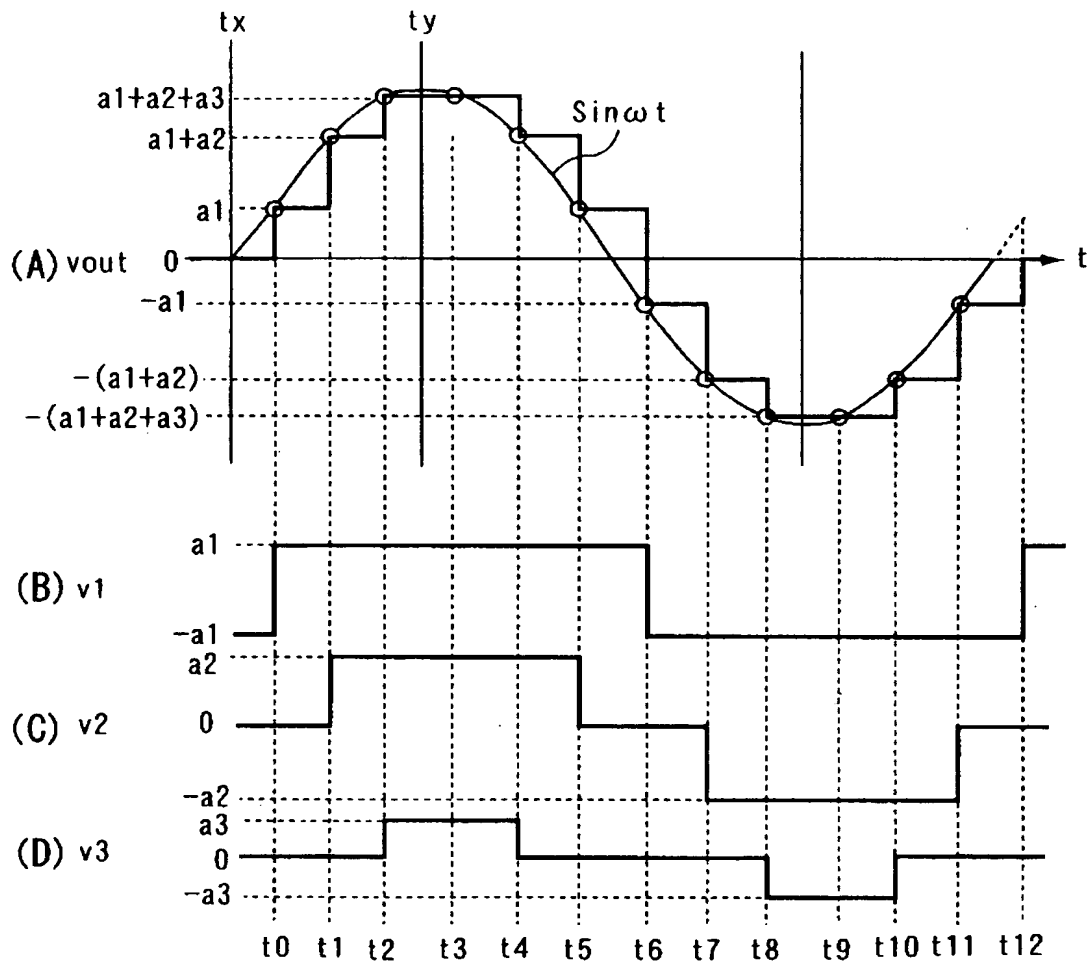
3 電圧出力回路

SW1 ~ SWn 係数発生回路

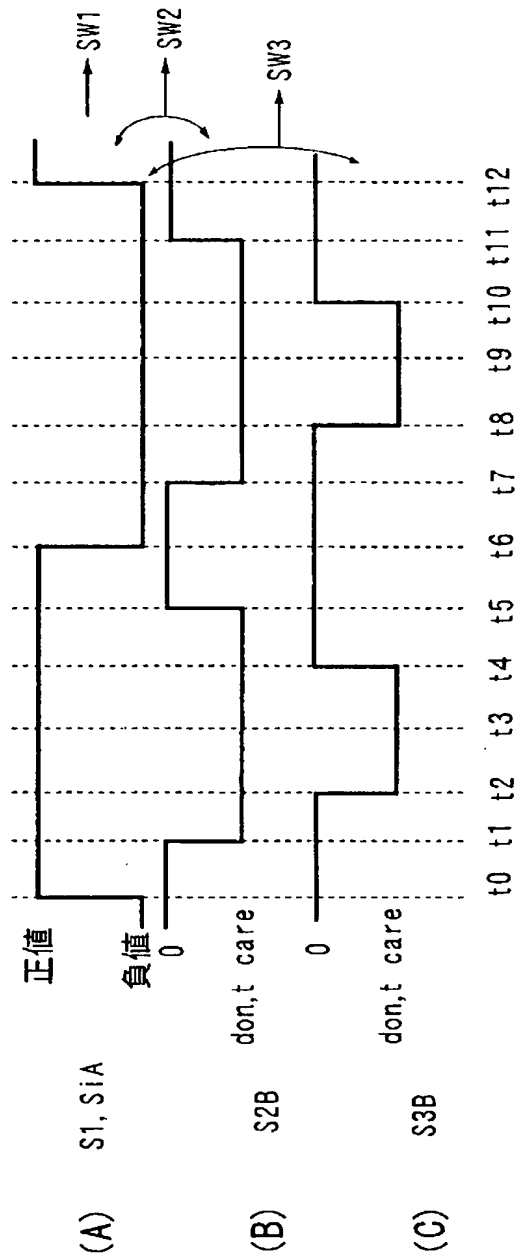
【図 2】



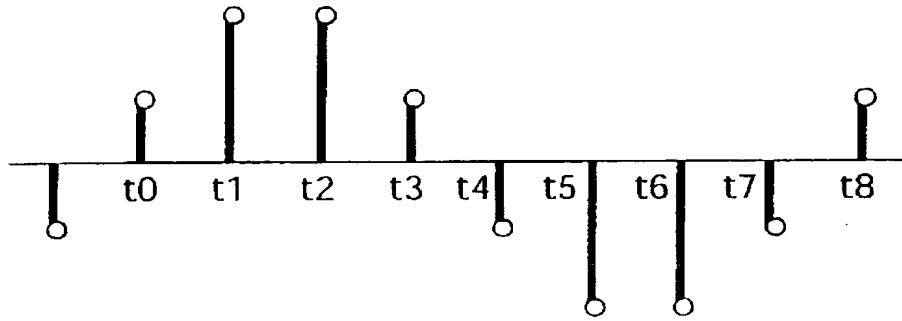
【図 3】



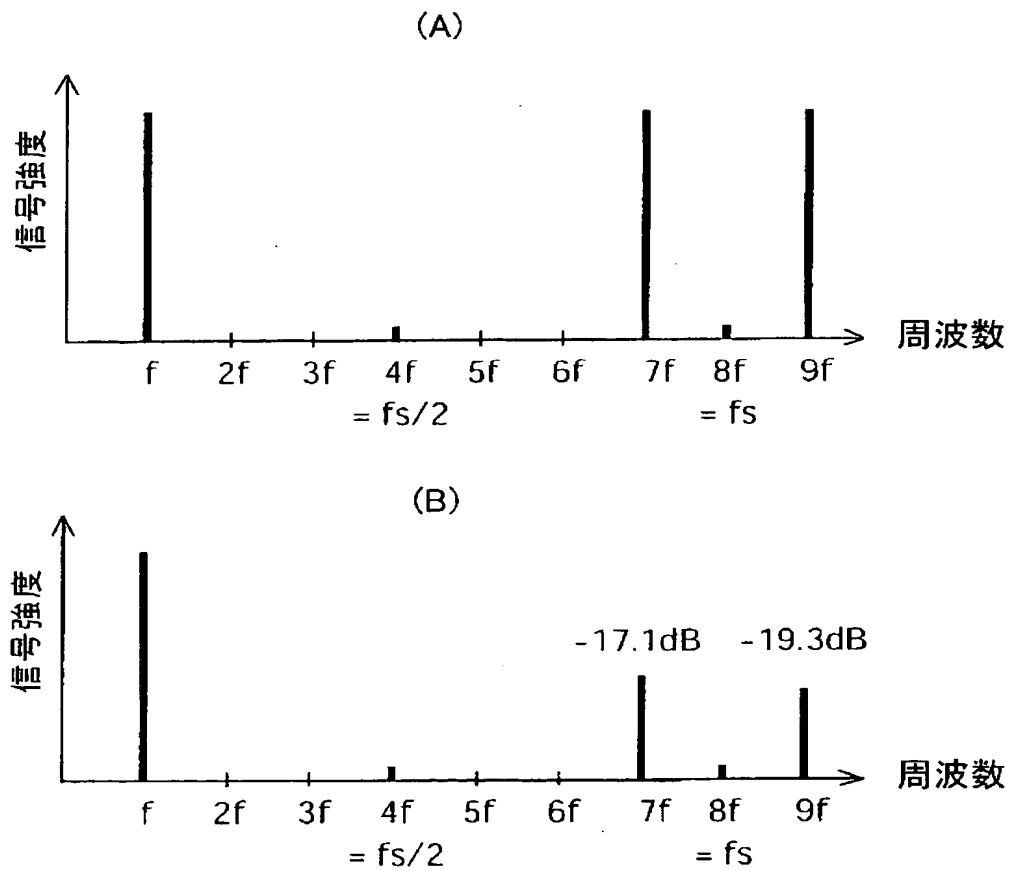
【図 4】



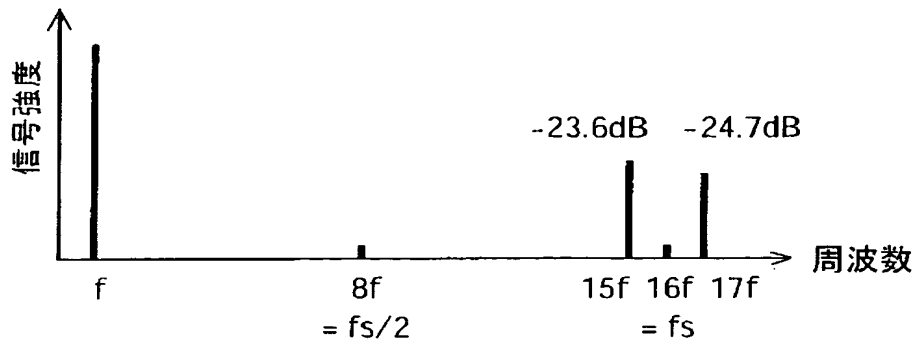
【図 5】



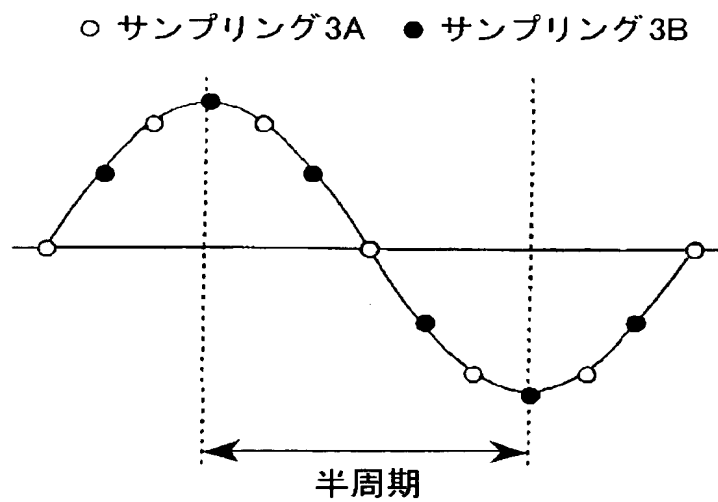
【図 6】



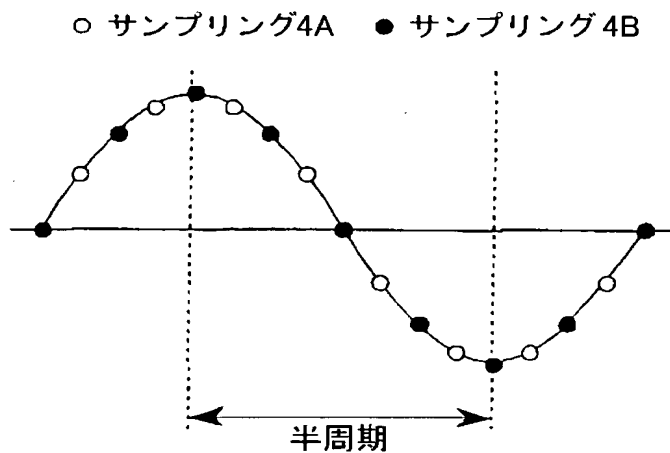
【図 7】



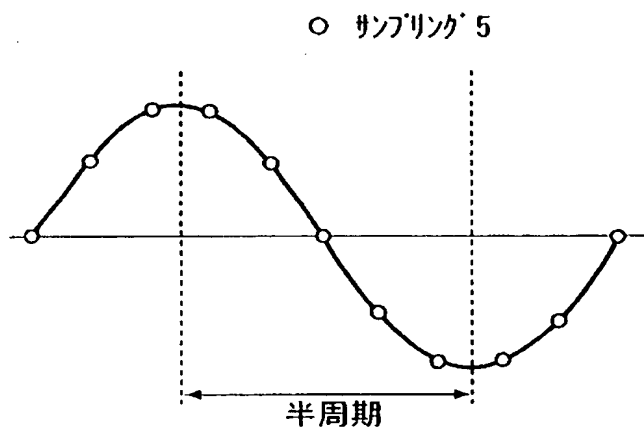
【図 8】



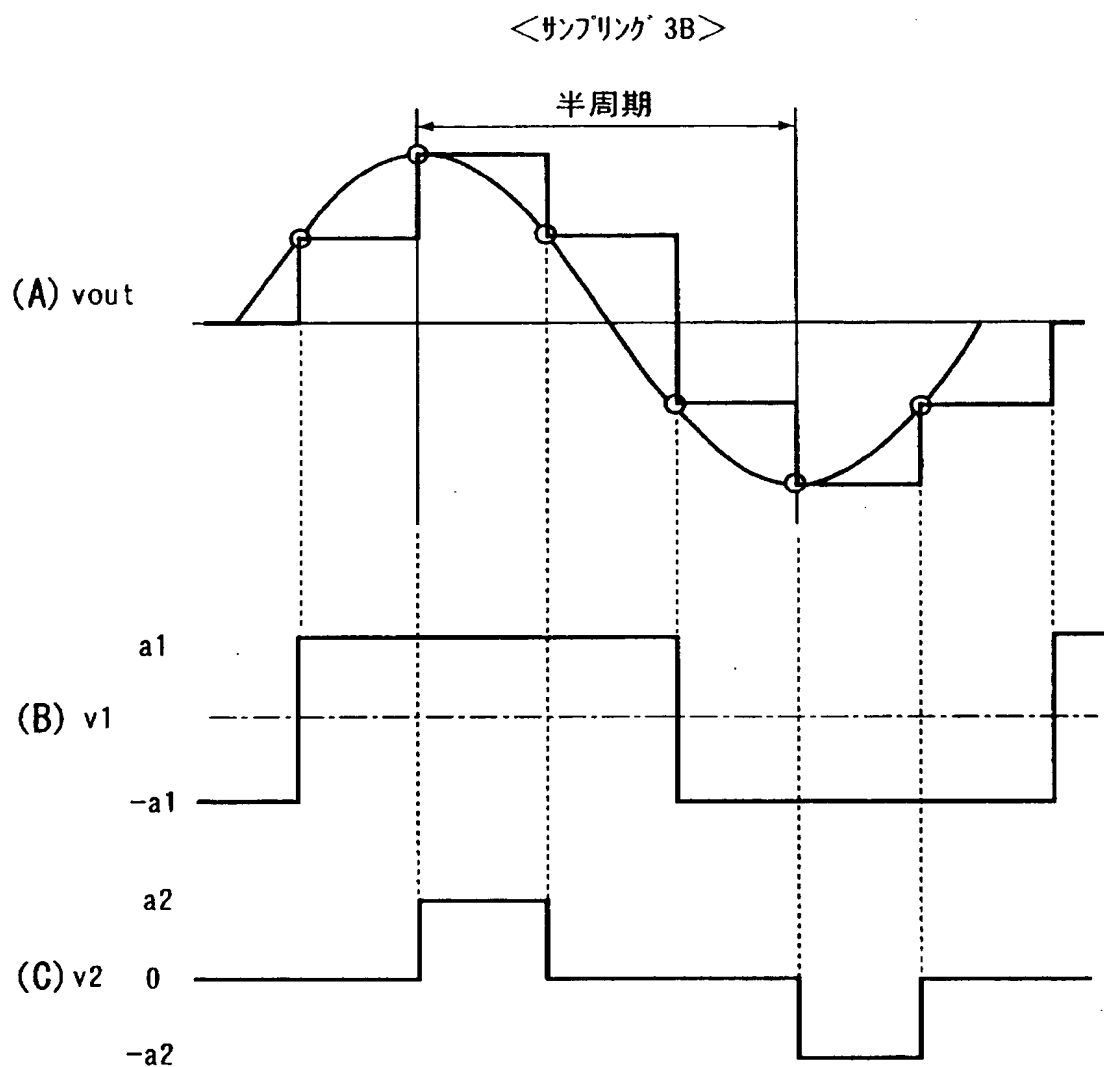
【図 9】



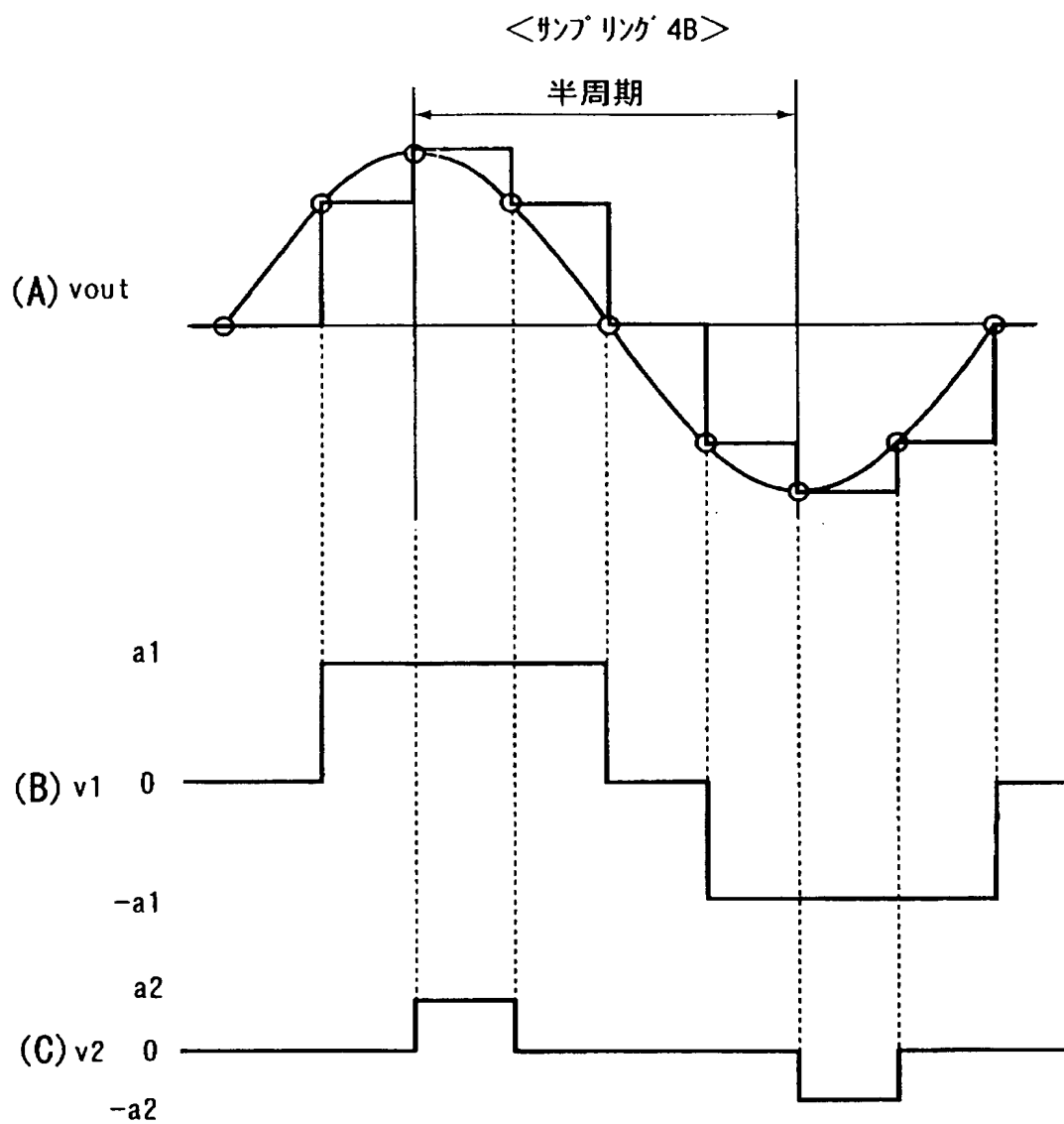
【図 1 0】



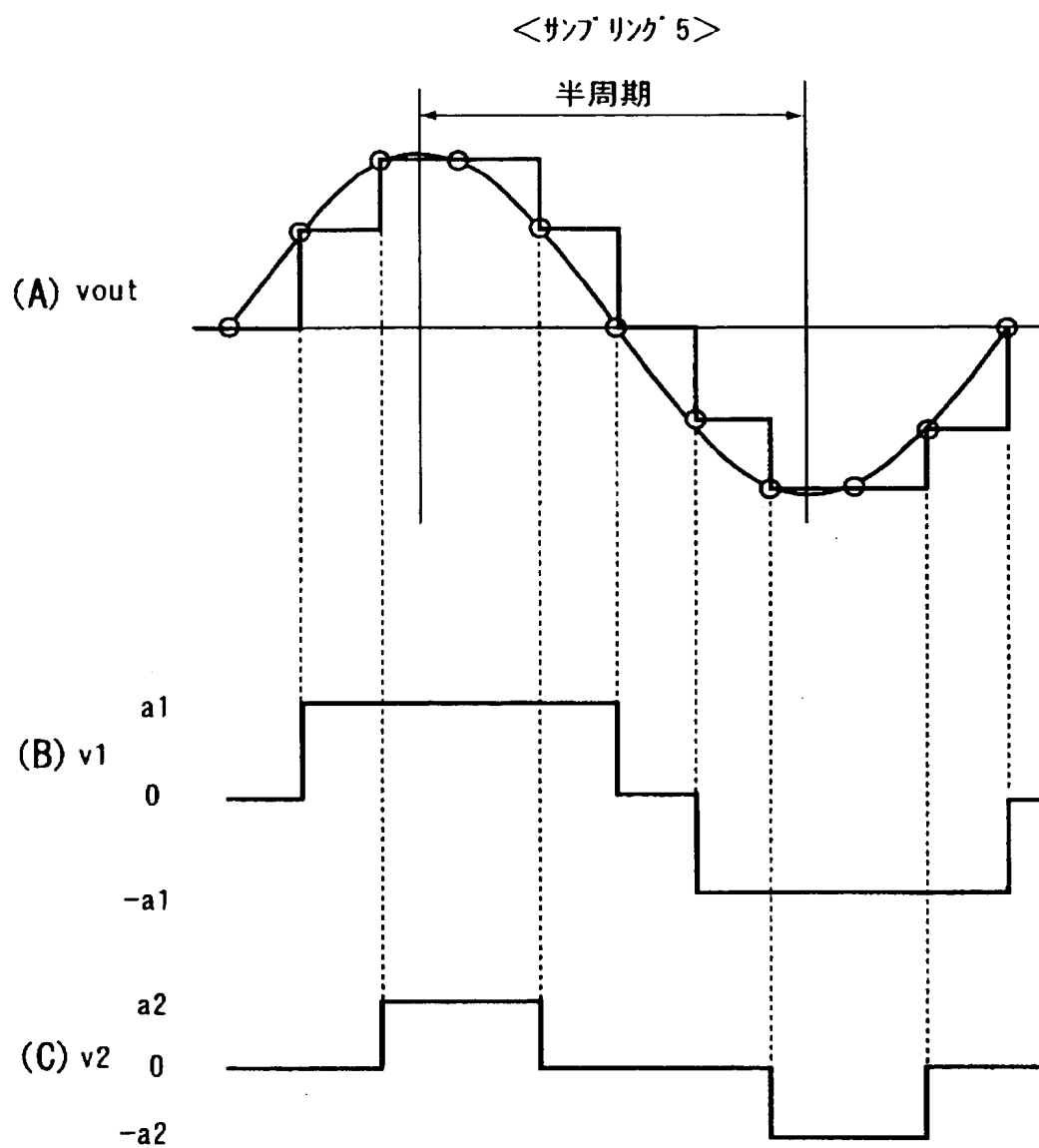
【図 11】



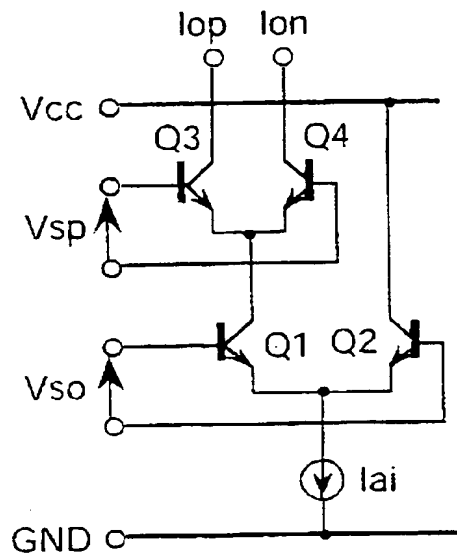
【図 12】



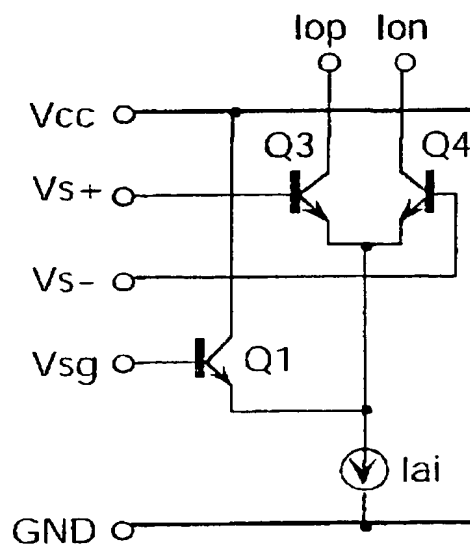
【図 13】



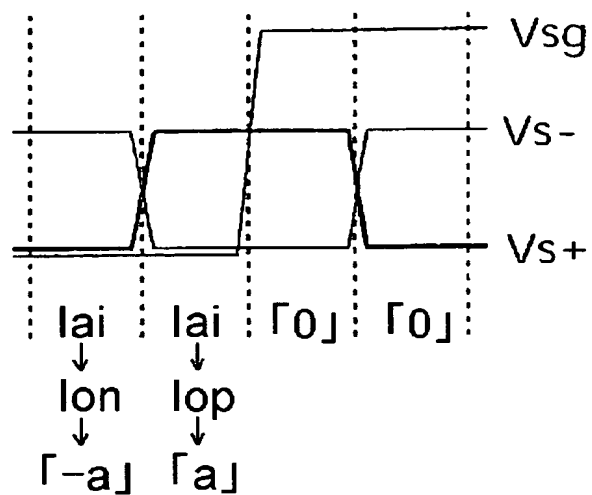
【図 14】



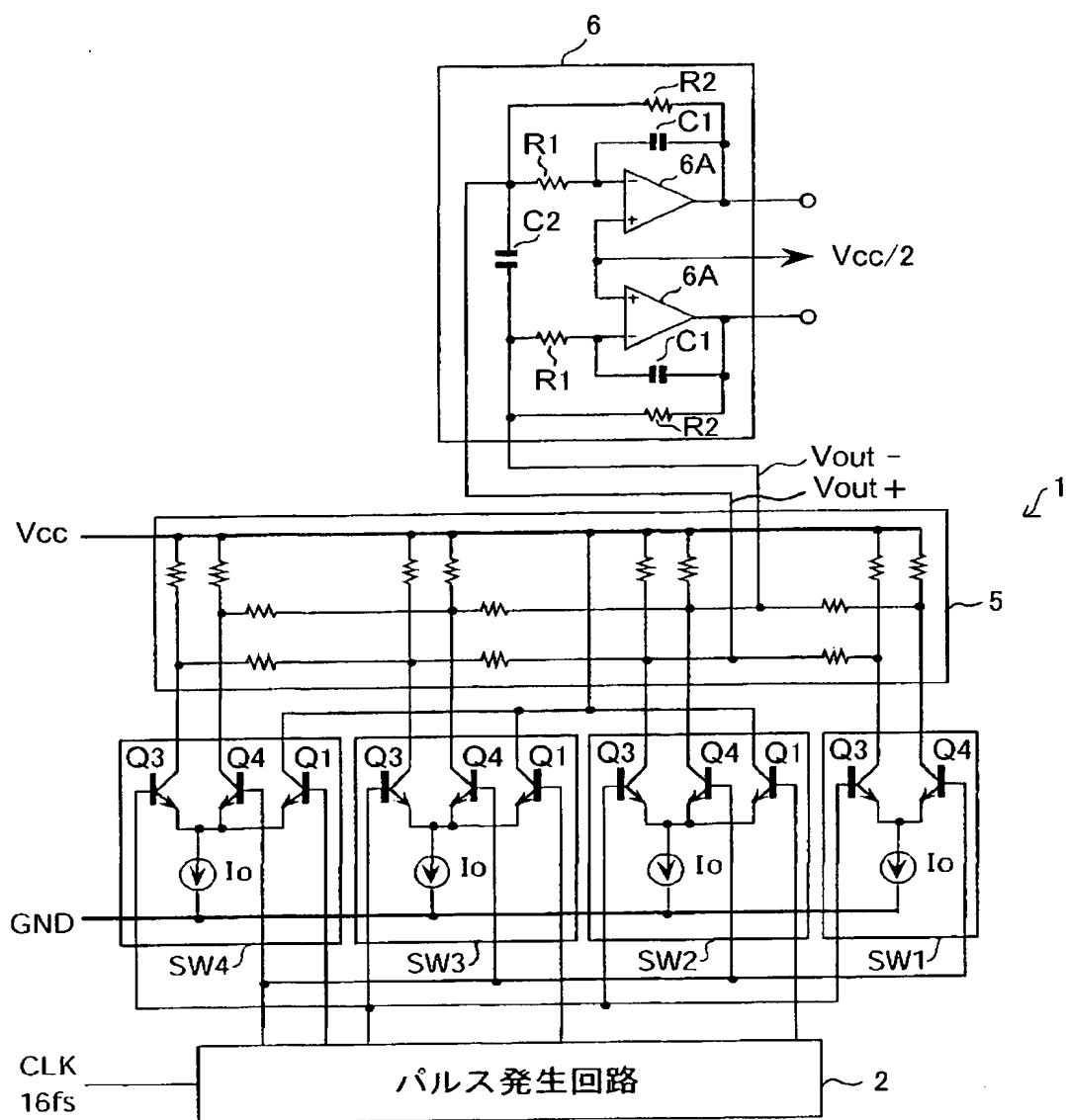
【図 15】



【図 16】

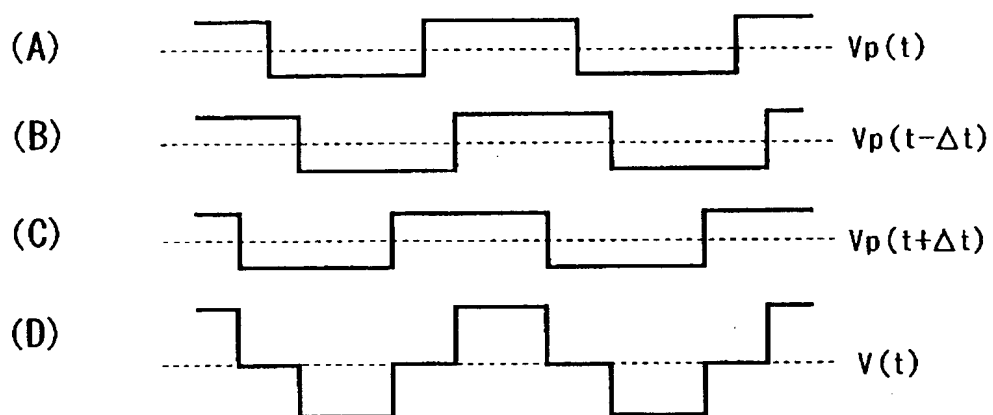


【図 17】

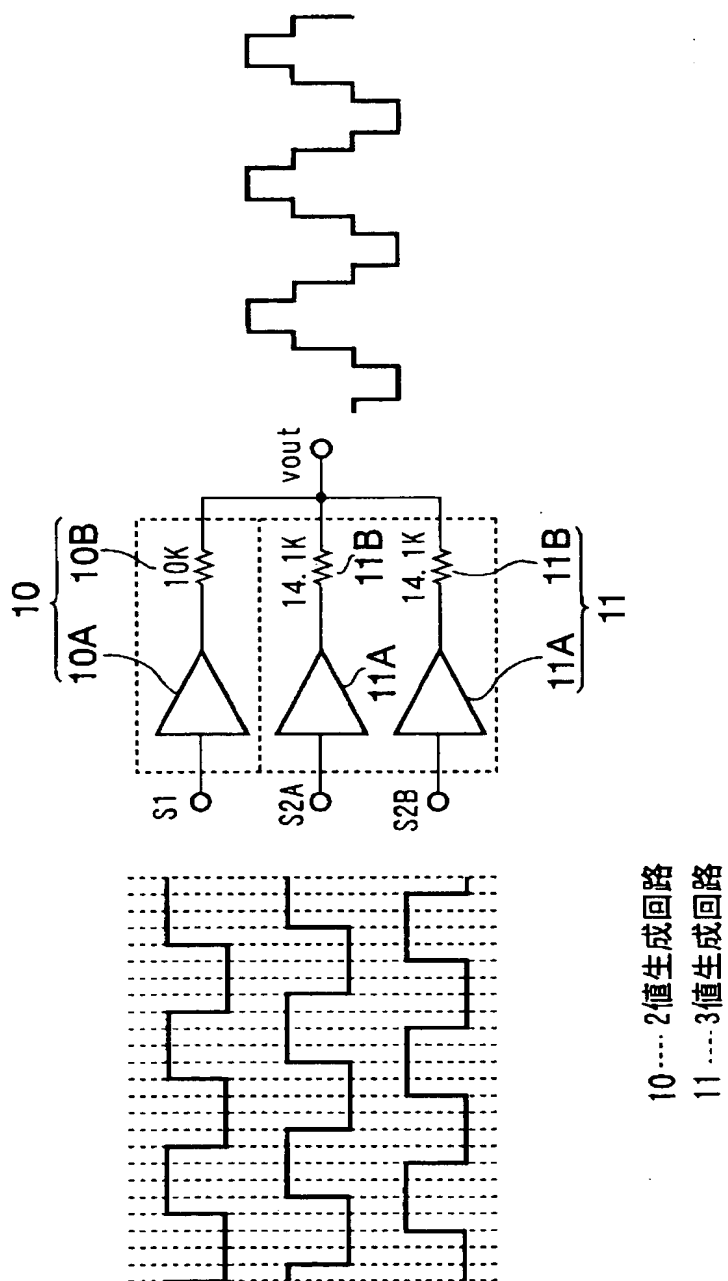


- 1...正弦波発生回路
 5...抵抗ラダー回路
 6...ローパスフィルタ
 SW1~SW4...係数発生回路

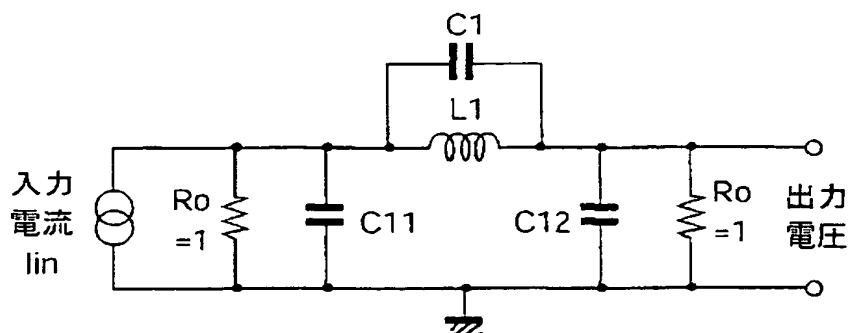
【図 18】



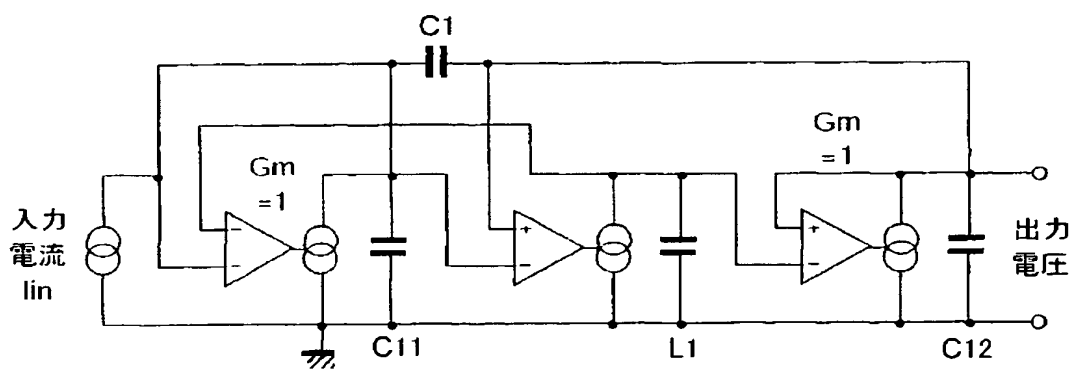
【図 19】



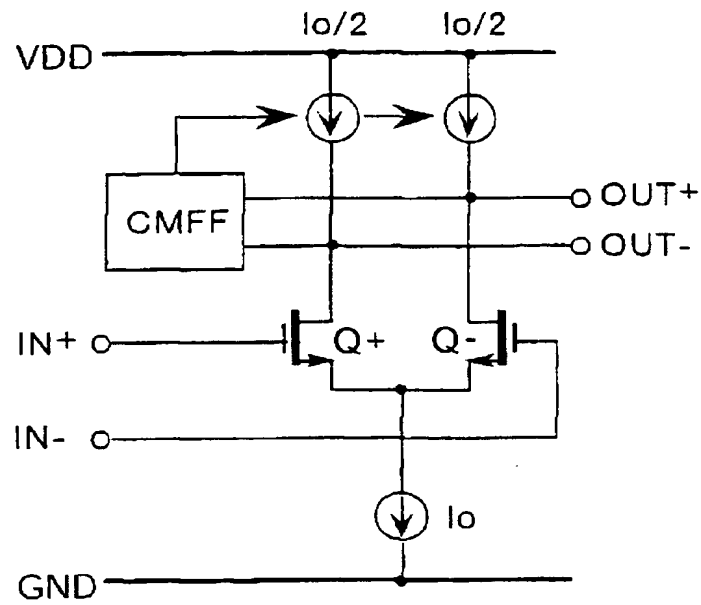
【図 20】



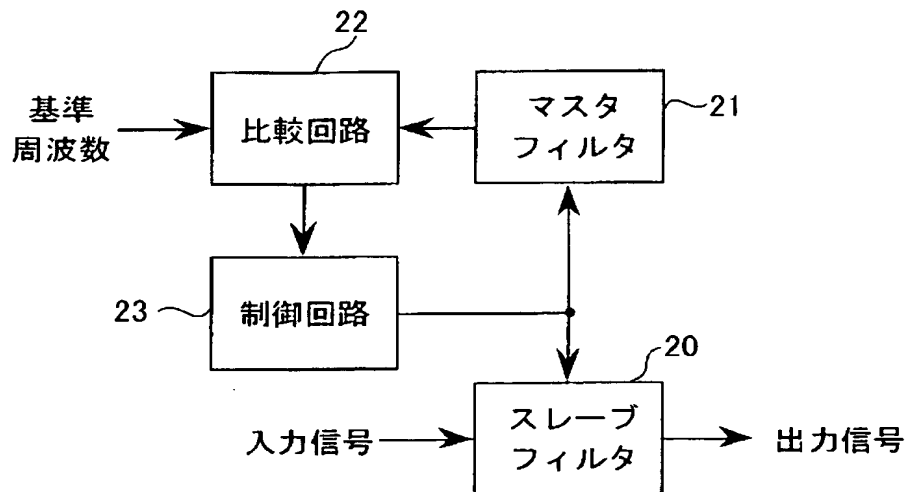
【図 21】



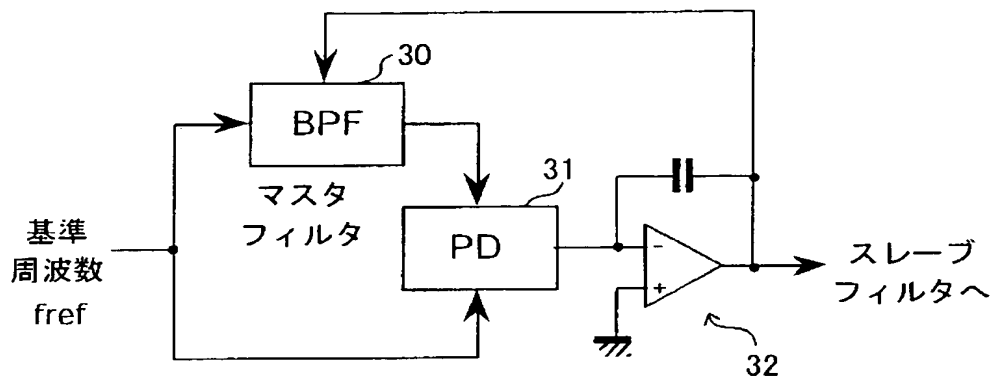
【図 2 2】



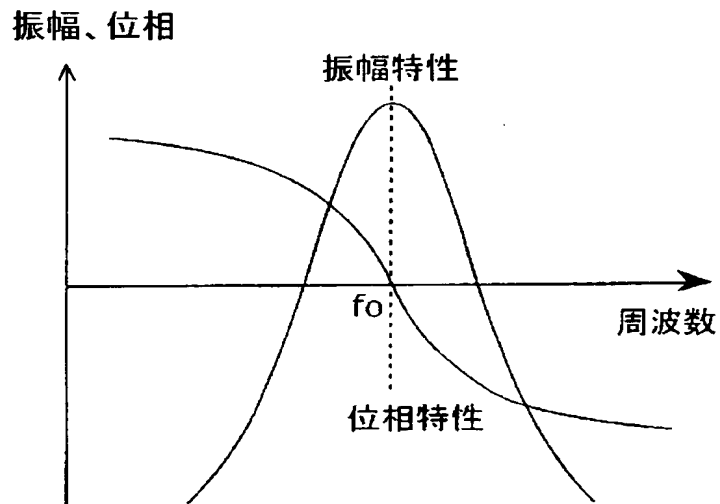
【図 2 3】



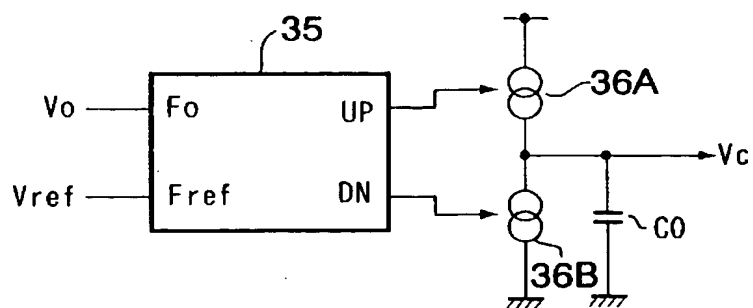
【図 24】



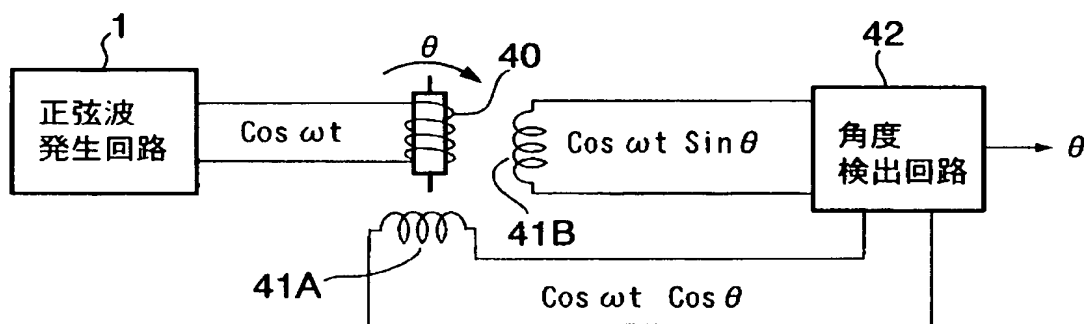
【図 25】



【図 27】



【図 28】





【書類名】 要約書

【要約】

【課題】 正弦波発生回路において、正弦波の 1 周期内の電圧変化数を増やして高精細な擬似正弦波を生成すると回路規模が増大し、複雑化する。

【解決手段】 入力されるクロック信号 C L K に基準として複数のパルス信号を発生させるパルス発生回路 2 と、複数のパルス信号に基づいて出力の電圧レベルをステップ状に変化させる電圧出力回路 3 と、を有している。電圧出力回路 3 は、複数のパルス信号 S 1 ～ S n 内のビット情報の組み合わせに応じて異なる複数の係数 ($a_1, -a_1, a_2, 0, -a_2, \dots$) を生成し、生成した複数の係数をさらに組み合わせたときに得られる係数列に応じて、当該電圧出力回路 3 の出力 v o u t を変化させる。電圧出力回路に設けられている複数の係数生成回路に、1 つの係数を中心に正側の係数と負側の係数が対称となる 3 値以上の奇数値を生成する奇数生成回路 S W 2, …を含む。

【選択図】 図 1

特願 2 0 0 3 - 1 2 5 5 8 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 8 5]

1. 変更年月日	1 9 9 0 年 8 月 3 0 日
[変更理由]	新規登録
住 所	東京都品川区北品川 6 丁目 7 番 3 5 号
氏 名	ソニー株式会社